

SANYO**三洋半導体ニュース**

No. N4542C

71999

半導体ニュース No.4542B とさしかえてください。

LC8903 LC8903Q

CMOS LSI

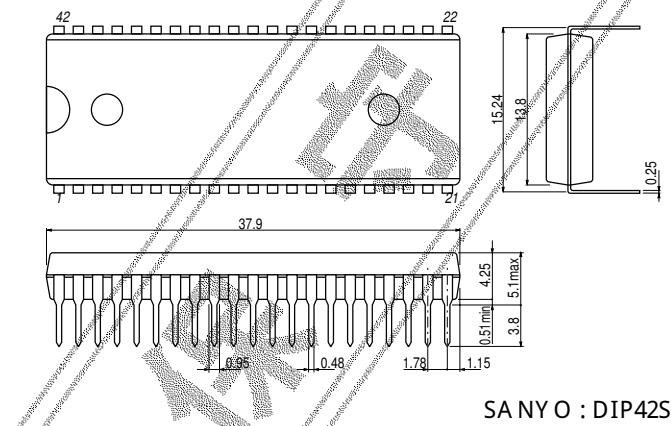
デジタルオーディオインターフェースレシーバ

LC8903,8903Q は、EIAJ のフォーマットによってデジタルオーディオ機器間のデータ伝送を行う場合、受信側で入力信号に同期し通常のフォーマットの信号に復調する LSI である。

- 特長**
- ・PLL 回路を内蔵し伝送してきた EIAJ フォーマット信号に同期する。
 - ・マイコンインターフェースを通して、各モードの設定と fs コードの出力、コピー情報、カテゴリーコードの出力を行う。
 - ・システムクロックとして 384fs と 512fs の 2 種類を選択でき、256fs, 128fs, BCLK, LRCK の各クロックを出力する。
 - ・デジタルソースモードとアナログソースモードを持つ。
 - ・バリディティフラグの出力を行う。
 - ・ユーザーズビットを用いて CD サブコードインターフェースを行う。
 - ・DIP42S,QIP44MA パッケージ。
 - ・Si ゲート、CMOS、5V 単一電源。

外形図 3025B
(unit : mm)

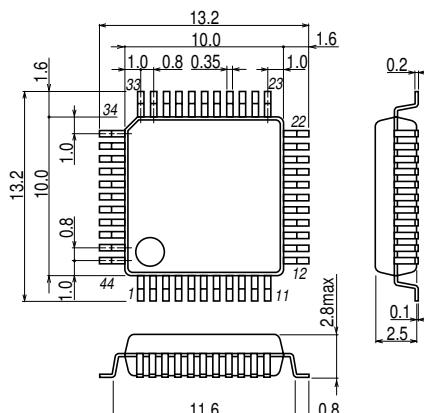
[LC8903]



SA NY O : DIP42S

外形図 3148
(unit : mm)

[LC8903Q]



SA NY O : QIP44MA

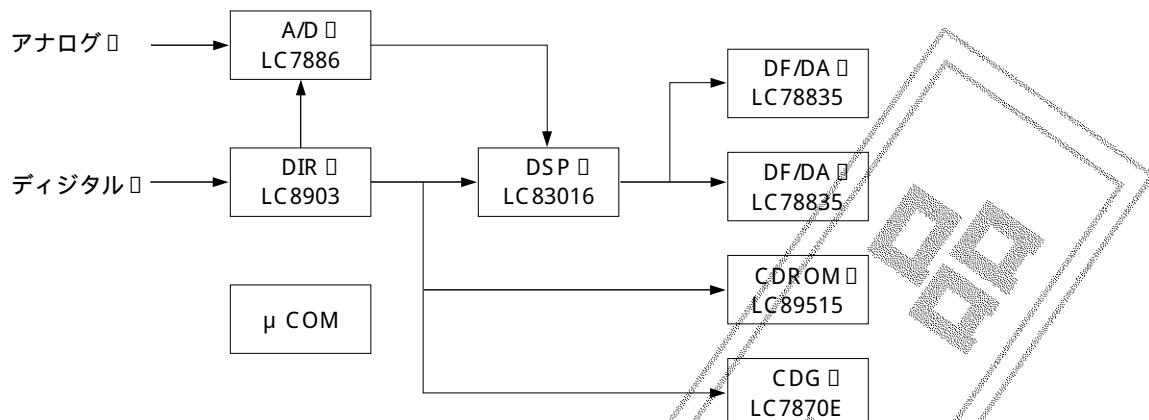
■本書記載の製品は、極めて高度の信頼性を要する用途(生命維持装置、航空機のコントロールシステム等、多大な人的・物的損害を及ぼす恐れのある用途)に対応する仕様にはなっておりません。そのような場合には、あらかじめ三洋電機販売窓口までご相談下さい。

■本書記載の規格値(最大定格、動作条件範囲等)を瞬時たりとも越えて使用し、その結果発生した機器の欠陥について、弊社は責任を負いません。

LC8903, 8903Q

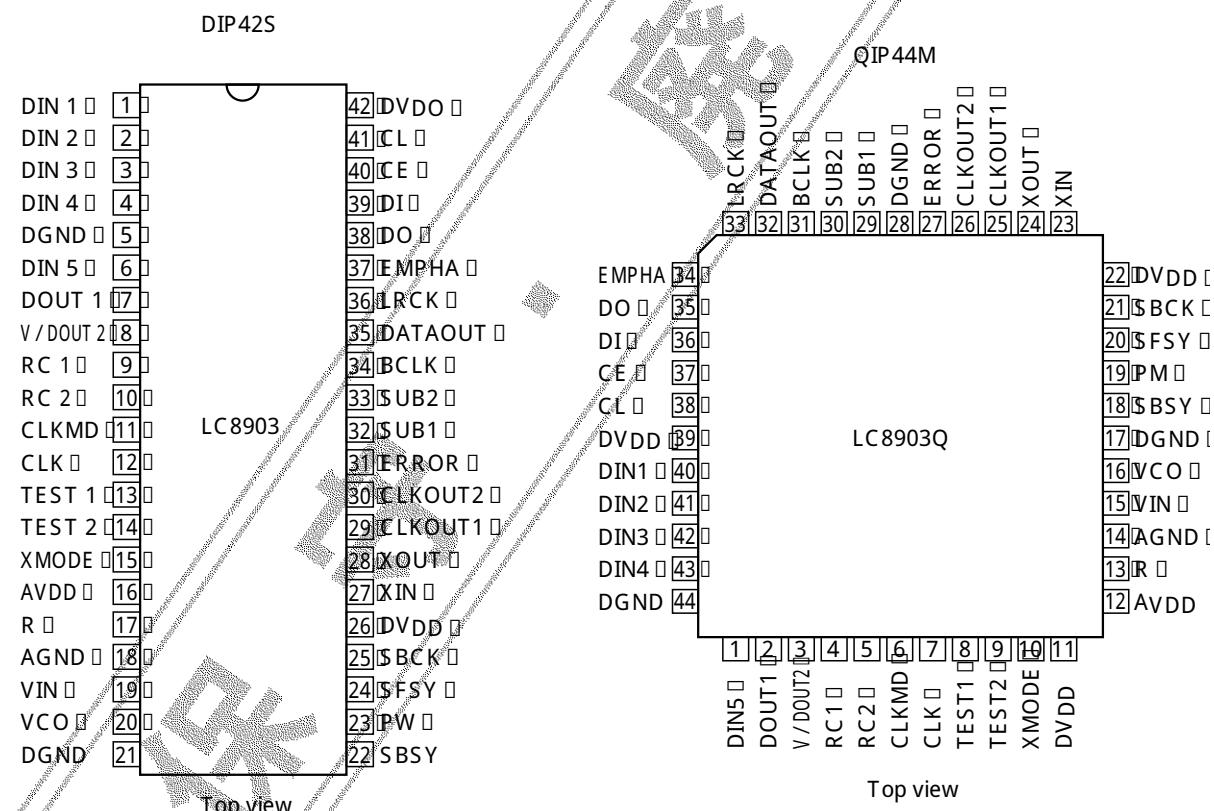
使用概念図：デジタルソースモードとアナログソースモードを想定する。

デジタルソースモード：EIAJ CP-1201 フォーマットデータ受信モード
アナログソースモード：アナログ信号を AD 変換して信号処理をするモード



上記はLC8903を用いた構成の一例である。アナログソースモード時はLC8903から制御用クロックのみを供給する。

ピン配置図



絶対最大定格 / $T_a = 25^\circ\text{C}$

最大電源電圧	$V_{DD \text{ max}}$	- 0.3 ~ + 7.0	unit
最大入出力電圧	$V_I \cdot V_O \text{ max}$	- 0.3 ~ $V_{DD} + 0.3$	V
動作周囲温度	T_{opr}	- 30 ~ + 75	$^\circ\text{C}$
保存周囲温度	T_{stg}	- 55 ~ + 125	$^\circ\text{C}$

許容動作範囲

		min	typ	max	unit
電源電圧	V_{DD}	4.5	5.0	5.5	V
動作周囲温度	T_{opr}	- 30		+ 75	$^\circ\text{C}$
DC 特性 / $T_a = - 30 \sim 75^\circ\text{C}, V_{DD} = 4.5 \sim 5.5\text{V}$					
入力「H」レベル電圧	$V_{IH1} \times 1$	2.2			V
入力「L」レベル電圧	$V_{IL1} \times 1$	- 0.3		+ 0.8	V
入力「H」レベル電圧	$V_{IH2} \times 2$	0.7 V_{DD}		$V_{DD} + 0.3$	V
入力「L」レベル電圧	$V_{IL2} \times 2$	0.3		$0.3V_{DD}$	V
入力「H」レベル電圧	$V_{IH3} \times 3$	0.8 V_{DD}		$V_{DD} + 0.3$	V
入力「L」レベル電圧	$V_{IL3} \times 3$	- 0.3		$0.2V_{DD}$	V
出力「H」レベル電圧	V_{OH}	$V_{DD} - 0.05$			V
出力「L」レベル電圧	V_{OL}	10		$V_{SS} + 0.05$	V
消費電流	I_{DD}	20		30	mA
入力データ $f_s = 48\text{kHz}$		0.4		$V_{DD} + 0.3$	V
入力振幅	V_{PP}	$\times 4$			

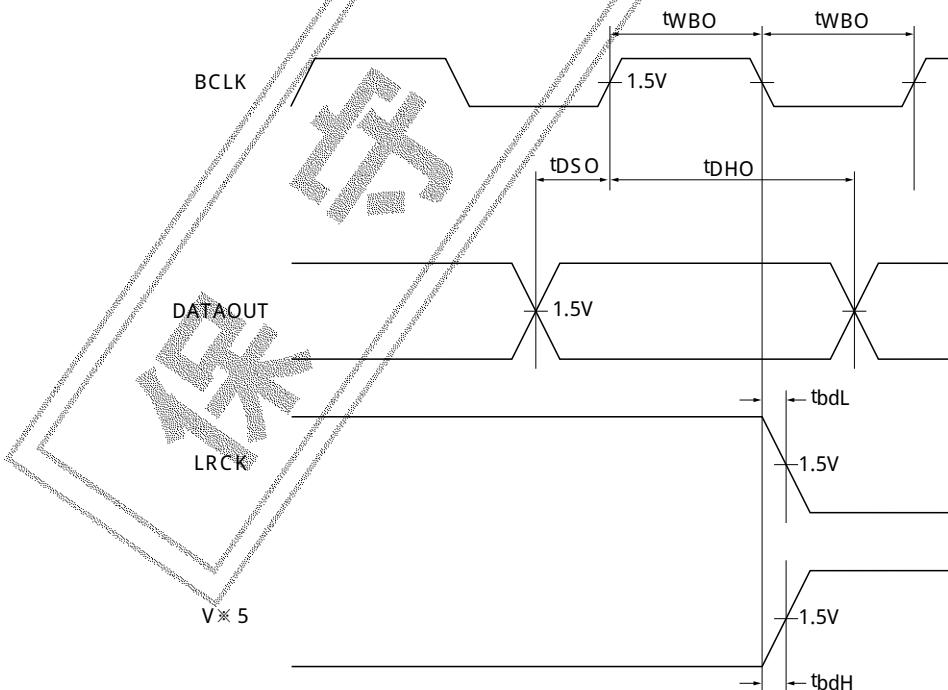
* 1 : データ入力端子 DIN1, DIN2, DIN3, DIN4, RC1, X MODE 以外の入力端子。TTL 対応。

* 2 : XIN 端子。CMOS 対応。

* 3 : X MODE, RC1 端子。CMOS シュミット対応。

* 4 : データ入力端子 DIN1, DIN2, DIN3, DIN4 の入力端子の容量前の条件。

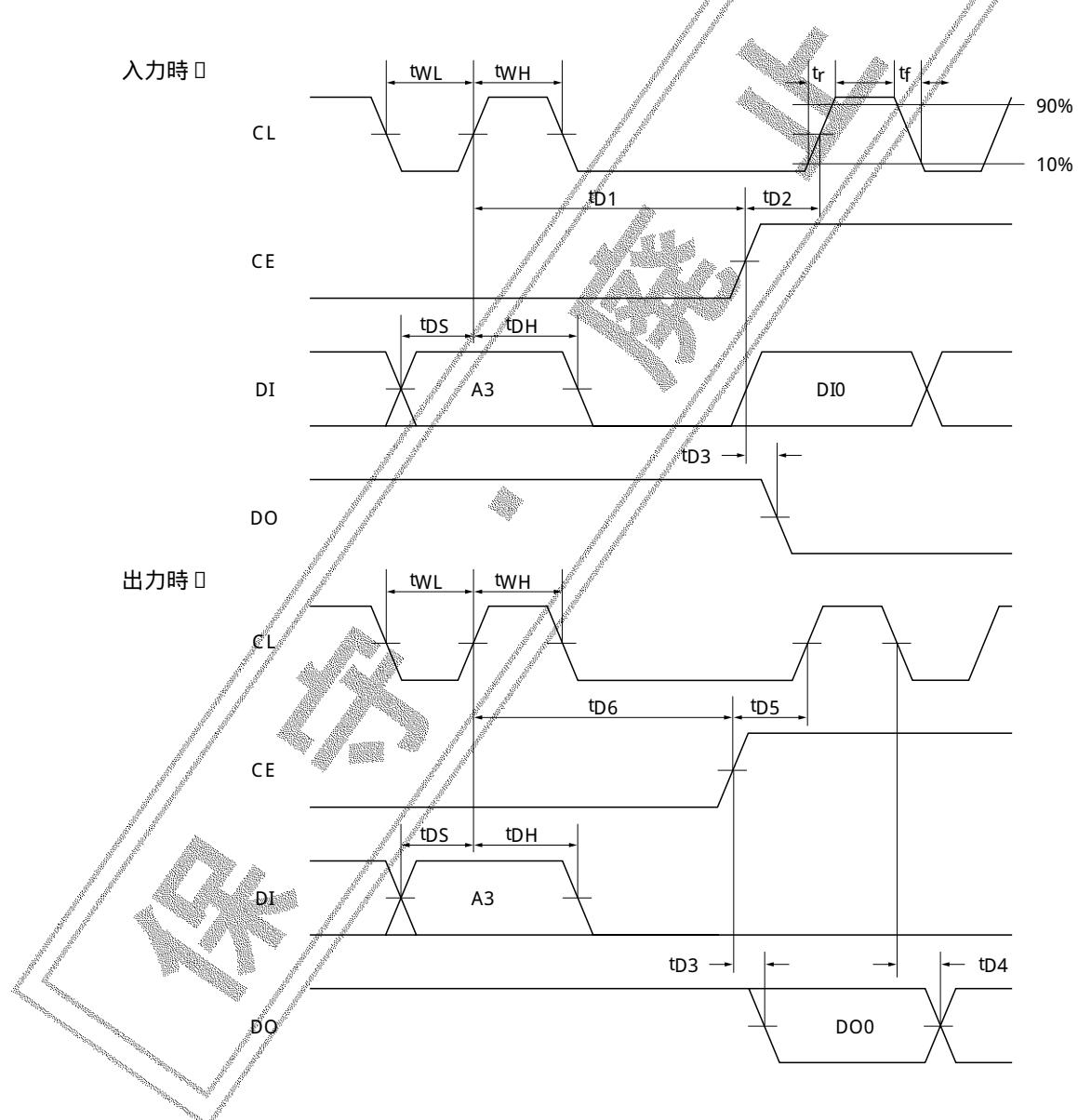
		min	typ	max	unit
AC 特性 / $T_a = - 30 \sim + 75^\circ\text{C}, V_{DD} = 4.5 \sim 5.5\text{V}$					
出力パルス幅	t_{WBO}	160			ns
出力セットアップ時間	t_{DSO}	80			ns
出力データホールド時間	t_{DHO}	80			ns
出力遅延「H」	t_{bdH}	- 10	0	+ 10	ns
出力遅延「L」	t_{bdL}	- 10	0	+ 10	ns



* 5 : V/DOUT 2 端子からバリディティが出力される場合。

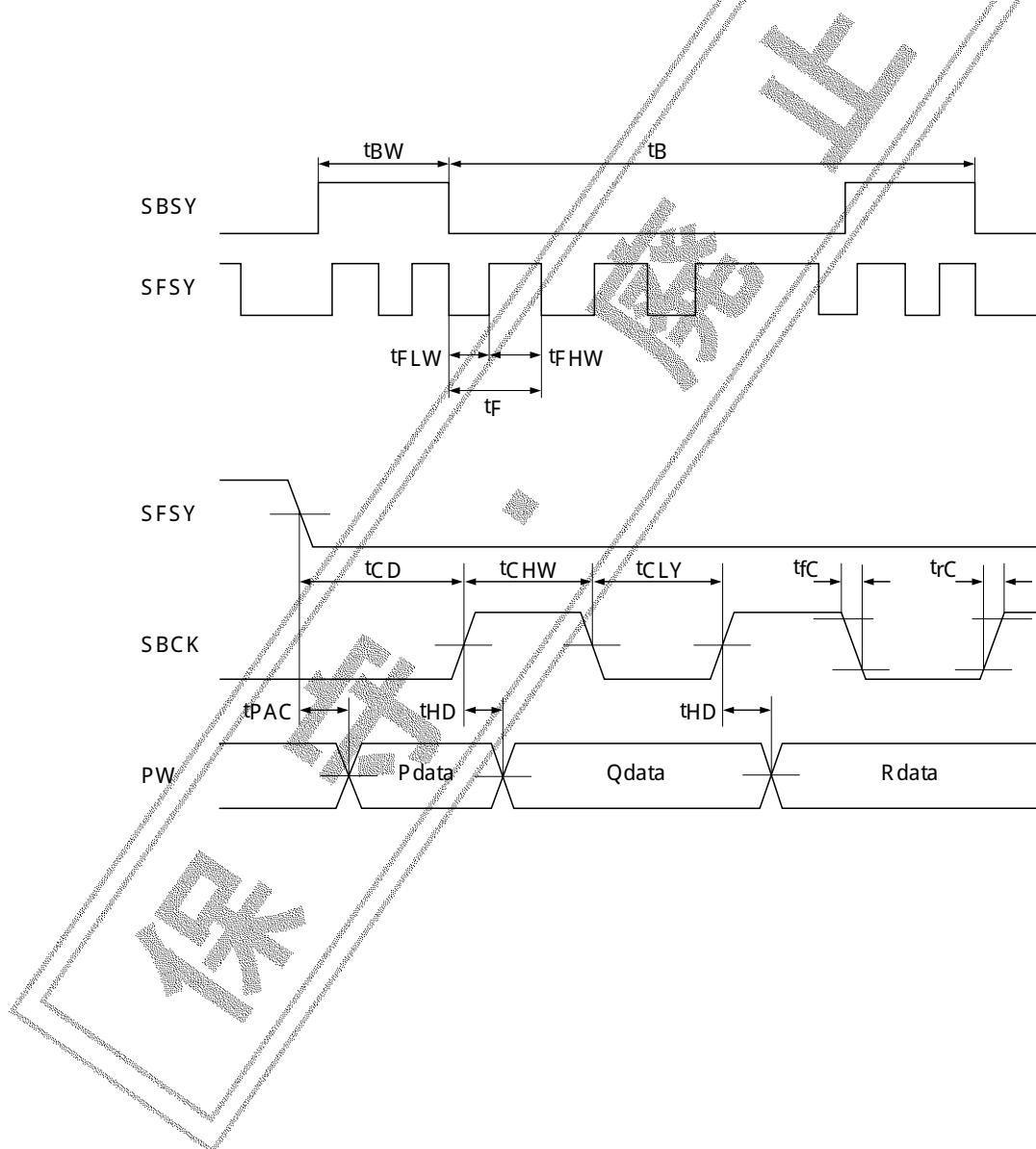
マイコンインターフェース部 AC 特性 / $T_a = -30 \sim +75^\circ\text{C}$, $V_{DD} = 4.5 \sim 5.5\text{V}$

		min	typ	max	unit
CL「L」パルス幅	t_{WL}	100			ns
CL「H」パルス幅	t_{WH}	100			ns
データセットアップ時間	t_{DS}	50			ns
データホールド時間	t_{DH}	50			ns
CL 立上り時間	t_r	CL,CE,DI		30	ns
CL 立下り時間	t_f	CL,CE,DI		30	ns
CE 遅れ時間	t_{D1}			1.0	μs
CL 遅れ時間	t_{D2}			50	ns
データ遅れ時間	t_{D3}	負荷容量は 30pF		25	ns
CL, データ遅れ時間	t_{D4}	負荷容量は 30pF		50	ns
CL 遅れ時間	t_{D5}			100	ns
CL,CE 遅れ時間	t_{D6}			1.0	μs



CD サブコードインターフェース AC 特性 / $T_a = -30 \sim +75^\circ\text{C}$, $V_{DD} = 4.5 \sim 5.5\text{V}$

		min	typ	max	unit
SBSY ブロック周期	t_B	12.0	13.3	14.7	ms
SBSY パルス幅	t_{BW}	※ 6	110		μs
SFSY フレーム周期	t_F	※ 7	90	136	μs
SFSY 「H」パルス幅	t_{FHW}		4		μs
SFSY 「L」パルス幅	t_{FLW}		1.5		μs
SBCK 「H」パルス幅	t_{CHW}	※ 8	2.0	4.0	μs
SBCK 「L」パルス幅	t_{CLW}	※ 8	2.0	5.0	μs
SBCK 立上り	t_{rC}			30	μs
SBCK 立下り	t_{fC}			30	μs
SBCK 遅延	t_{CD}	※ 8	10	20	μs
P データアクセス	t_{PAC}		3	30	μs
データホールド	t_{HD}			10	μs

各出力端子の負荷容量は 30pF とする。

LC8903, 8903Q のサブコードインターフェースのシステムのタイミング抽出はユーザーズビットのサブコードシンクワード,スタートビットより行うので、そのタイミングによってSBSY,SFSY が変化する。 $t_{BW},t_F,t_{CHW},t_{CLW},t_{CD}$ の値を前期のスペック内で使用するに当ってはユーザーズビットの传送は下記に注意すること。基本的にユーザーズビットの传送は下表に従うこと。

	1	2	3	4	5	6	7	8	9	10	11	12
S0	0	0	0	0	0	0	0	0	0	0	0	0
S1	0	0	0	0	0	0	0	0	0	0	0	0
S2	1	Q2	R2	S2	T2	U2	V2	W2	0	0	0	0
S3	1	Q3	R3	S3	T3	U3	V3	W3	0	0	0	0
:	:	:	:	:	:	:	:	:	:	:	:	0
:	:	:	:	:	:	:	:	:	:	:	:	0
S97	1	Q97	R97	S97	T97	U97	V97	W97	0	0	0	0
S0	0	0	0	0	0	0	0	0	0	0	0	0
S1	0	0	0	0	0	0	0	0	0	0	0	0
S2	1	Q2	R2	S2	T2	U2	V2	W2	0	0	0	0
:	:	:	:	:	:	:	:	:	:	:	:	0

サブコードシンクワード(※6,7)

サブコードシンクワード(※6,7)

ワード長(※7,8) 0

※ 6: サブコードシンクワードは「0」データが最低 22 ビット連續した時にブロックシンク区間(ブロックの始まり)とする。

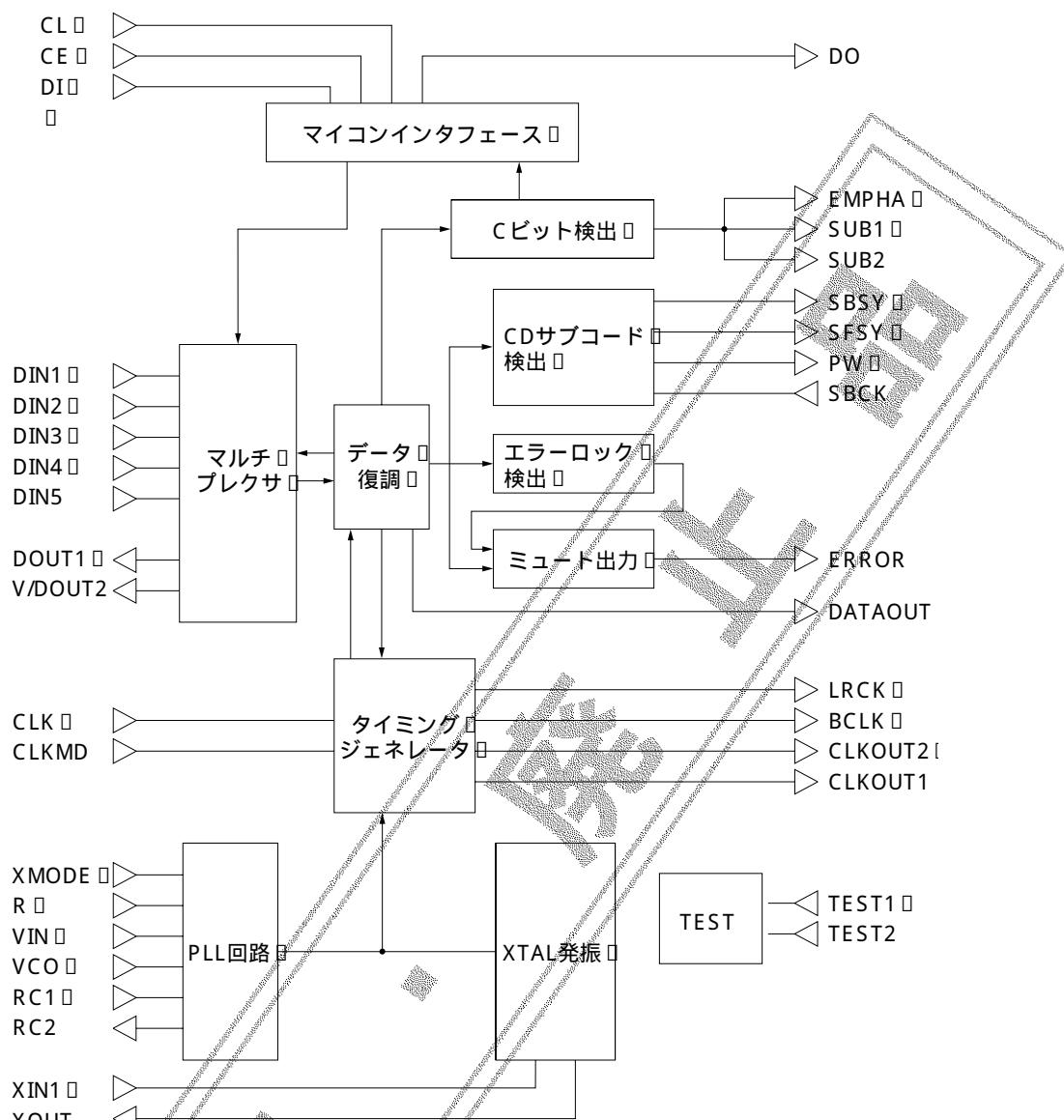
※ 7: フレームシンク信号の S0 の周期は $90.7\mu s$ となる。また S1 の周期もサブコードシンクワードの期間によつては最低の(「0」データが 22 ビット連續の時) $90.7\mu s$ となる。ワード長が最短ワードの時はフレームシンク信号の周期も最短の $90.7\mu s$ となり最長の時は $165\mu s$ となる。

※ 8: SBCK 信号の入力遅延 t_{HD} , パルス幅 t_{CHW}, t_{CLW} はユーザデータの最短ワードを使用するときは typ の値以下に設定する必要がある。

端子説明

番号 QIP	番号 DIP □	名 称	I/O	端 子 説 明 □
1	6	DIN5	I	アンプ非内蔵データ入力端子 □
2	7	DOUT1	O	EIAJデータスルー出力端子 □
3	8	V/DOUT2	O	バリディティフラグの出力を行う□ マイコンインタフェースによってEIAJデータのスルー出力も行う□
4	9	RC1	I	RC発振器用入力端子 □ PLLの誤ロックを検出しPLL系をリセットするためのクロックを生成する□
5	10	RC2	O	RC発振器用出力端子 □ 応用回路例の定数で約40kHzのクロックを出力する□
6	11	CLKMD	I	CLKOUT2の出力クロック切換え端子：「L」 = 256fs, 「H」 = 128fs □
7	12	CLK	I	クロックモードの切換え端子：512fs時 = 「H」, 384fs時 = 「L」 □
8	13	TEST1	I	テ스트端子（通常「L」） □
9	14	TEST2	I □	
10	15	XMODE	I	パワーオン後システムの動作を開始させる端子 □
11	-	D V _{DD}		デジタル電源 □
12	16	A V _{DD}		アナログ電源 □
13	17	R	I	VCO発振帯域調整用端子 □
14	18	AGND		アナロググランド □
15	19	VIN	I	VCO自走発振設定用端子 □
16	20	VCO	O	PLLのLPF用端子 □
17	21	DGND		デジタルグランド □
18	22	SBSY	O	サブコードインターフェースブロックシンク信号 □
19	23	PW	O	サブコードインターフェースデータ出力 □
20	24	SFSY	O	サブコードインターフェースフレームシンク信号 □
21	25	SBCK	I	サブコードインターフェースピットクロック入力 □
22	26	DV _{DD}		デジタル電源 □
23	27	XIN	I	クリスタル発振入力 □
24	28	XOUT	O	クリスタル発振出力 □
25	29	CLK OUT1	O	VCO,クリスタル発振のクロックを出力 □
26	30	CLK OUT2	O	256Fs,128Fsのクロックを出力 □
27	31	ERROR	O	エラーミュート信号出力端子 □
28	-	D GND		デジタルグランド □
29	32	SUB1	O	サンプリング周波数出力端子 □
30	33	SUB2	O □	
31	34	BCLK	O	ピットクロック出力端子 □
32	35	DATA OUT	O	オーディオデータ出力端子 □
33	36	LRCK	O	L・Rクロック出力端子 □
34	37	EMPHA	O	エンファシス有 = 「H」, エンファシス無 = 「L」, アナログモード時は「L」 □
35	38	DO	O	マイコンインターフェース出力端子 □
36	39	DI	I	マイコンインターフェース入力端子 □
37	40	CE	I	マイコンインターフェースチップイネーブル入力端子 □
38	41	CL	I	マイコンインターフェースクロック入力端子 □
39	42	D V _{DD}		デジタル電源 □
40	1	DIN1	I □	
41	2	DIN2	I	アンプ内蔵データ入力端子 □
42	3	DIN3	I □	
43	4	DIN4	I □	
44	5	DGND		デジタルグランド □

ブロック図



クロックモード

LC8903, 8903Q のクロック出力端子 CLKOUT1、CLKOUT2 の出力クロックは CLK 端子、CLKMD 端子で下表のように選択する。

CLK	CLK OUT.1 □
L	384fsクロックを出力 □
H	512fsクロックを出力 □

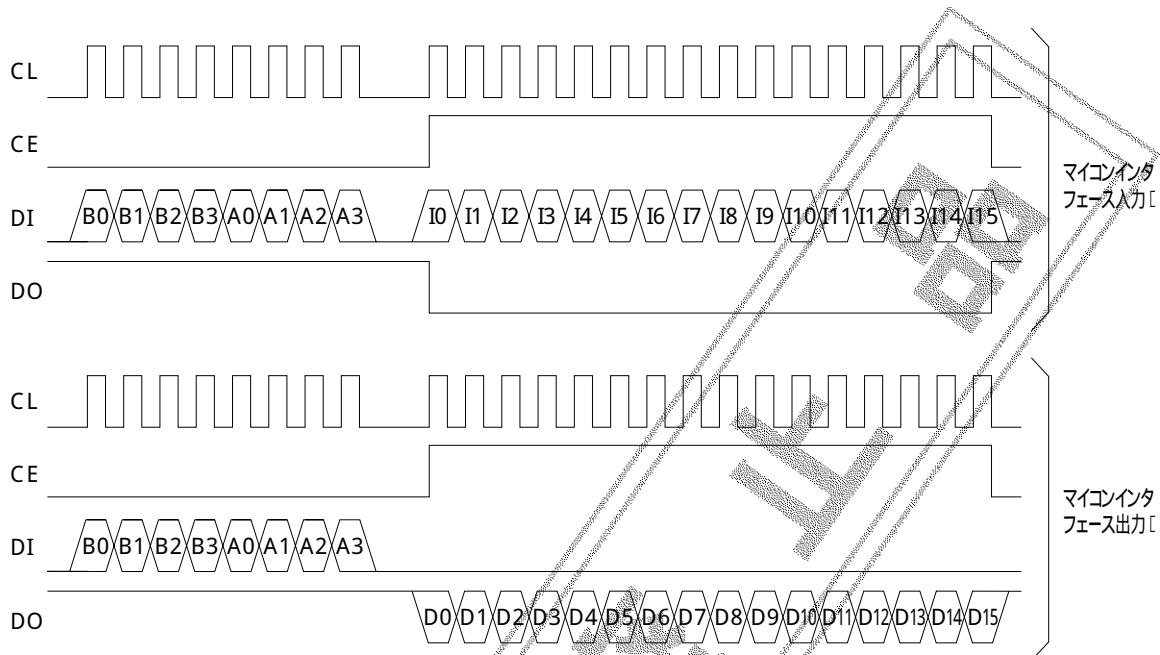
CLKMD	CLK OUT.2 □
L	256fsクロックを出力※ □
H	128fsクロックを出力 □

* 256fs クロックのデューティは、CLK 端子が「L」の時は H : L = 2 : 1 となる。

マイコンインターフェース

データ入力端子の設定、出力データフォーマットの設定、サブコードの出力、システムSTOP、アナログソースモードの設定はマイコンインターフェースを通して行う。インターフェースの入出力フォーマットを下図に示す。

マイコンインターフェースフォーマット



アドレス

フォーマット図 B0～A3まではアドレスである。アドレスにはデータ入力専用とデータ出力専用の2種類のアドレスが割り当てられている。データ入力を行う時には入力用アドレスを、データ出力を行わせる時は出力用アドレスを入力すること。

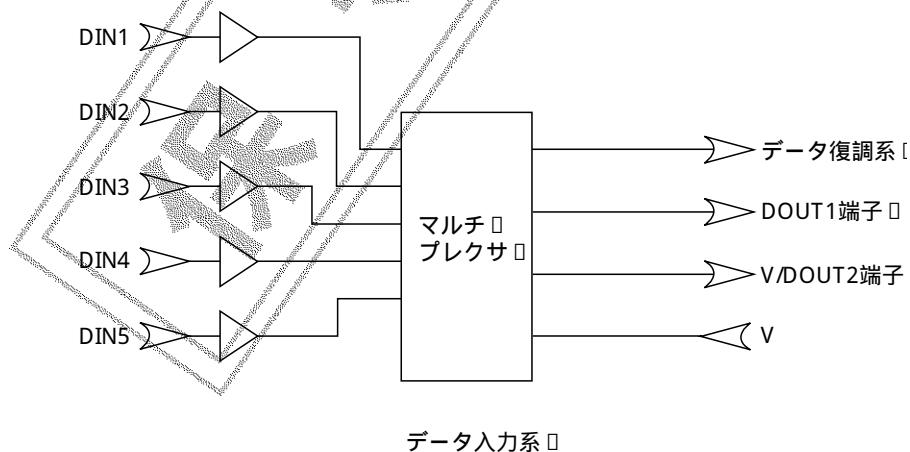
アドレスコード

モード	B0	B1	B2	B3	A0	A1	A2	A3
データ入力	H	L	H	L	L	H	H	L
データ出力	L	H	H	L	L	H	H	L

マイコンインターフェース入力

1) 入力端子設定とV(バリディティ)フラグ出力設定

データ入力端子DIN1～DIN4にはアンプが内蔵されており、400mV p-p程度の信号も受信可能である。DIN5は、光入力専用の入力端子である。



データ入力系のマルチプレクサはマイコンインターフェースの入力によってコントロールされる。マイコンインターフェースフォーマットの I5～I13 のコードとデータ復調 DOUT 1/V/DOUT 2 の関係を次表に示す。V フラグは V/DOUT 2 端子より出力される。

I5	L	H	L	H	L	H	L	H
I6	L	L	H	H	L	L	H	H
I7	L	L	L	L	H	H	H	H
データ復調入力	DIN1	DIN2	DIN3	DIN4	DIN5	XSYS	XSYS	XSYS
I8	L	H	L	H	L	H	L	H
I9	L	L	H	H	L	L	H	H
I10	L	L	L	L	H	H	H	H
DOUT 1	DIN1	DIN2	DIN3	DIN4	DIN5	GND	GND	GND
I11	L	H	L	H	L	H	L	H
I12	L	L	H	H	L	L	H	H
I13	L	L	L	L	H	H	H	H
DOUT 2	V	DIN1	DIN2	DIN3	DIN4	DIN5	GND	GND

* データ復調入力設定コードのXSYSを選択することによってシステムクロックをVCOからクリ��発振に切換えるアナログソースモードに入る。再び入力端子を選ぶことによってデジタルソースモードになりPLL動作を行う。

2) データ出力モード設定

データ出力は、16ビットMSBファーストと20ビットMSBファーストの2種類があり、I14のコードで設定する。

出力タイミングは後記のタイミングチャートに示す。

I14	L	H
データ出力モード	16ビットMSBファースト	20ビットMSBファースト

3) システムのSTOP

VCO,クリ��の両方の動作を止めてシステムを停止する時はI4のコードを下表のように設定する。

I4	L	H
-	システム動作	システム停止

X MODE 端子を「L」から「H」にした直後のI4～I14の初期設定は全て「L」に設定される。I0～I3,I15は使用しないので「H」、「L」のどちらでもよい。

マイコンインターフェース出力

マイコンインターフェース出力フォーマット上のD0～D15までの内容

ビット	説明
D0	無効ビットで「L」が出力されている。
D1	サンプリング周波数を示す。
D2	fsの外部出力端子に対応する。
D3	コピーフラグを示す。 「L」=コピー禁止、「H」=コピー可能。
D4	チャネルステータスビットの最初のビットを出力する。
D5～D12	チャネルステータスの8ビットのカテゴリコードをシリアルに出力する。
D13～D15	無効ビットで「L」が出力されている。

次のページへ続く。

D1,D2の内容

サンプリング周波数	32kHz	44.1kHz	48kHz	#1
D1	H	L	L	H
D2	H	L	H	L

- #1はPLLのロックエラー時とアナログソースモード時を示しデータがクリアされた状態でD0とD3～D15は全て「L」に設定される。
- X MODE 端子を「L」から「H」にした直後の各コードの初期設定はD1,D2が「#1」の状態になる。それ以外のコードは「L」に設定されている。
- マイコンデータの読み出しから次の読み出しまでの間隔は、最低6ms以上となること。

FS 出力コード

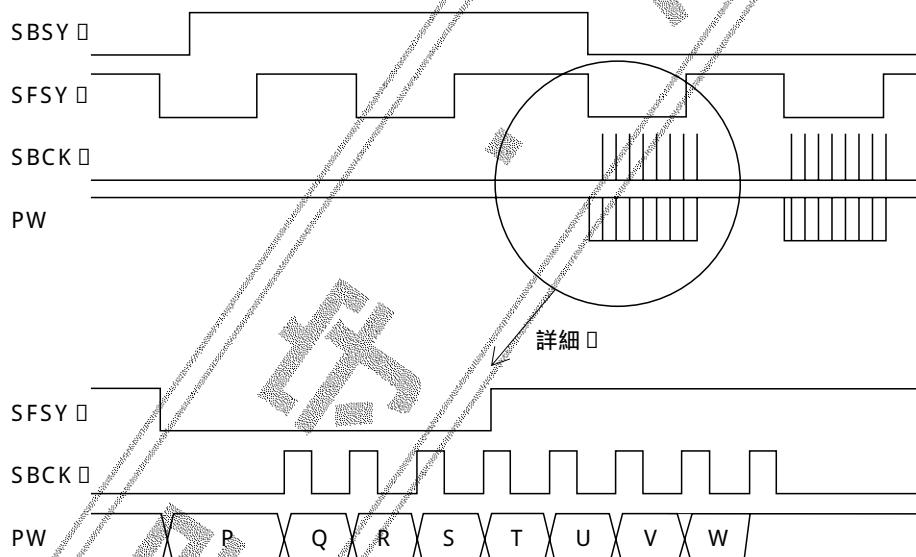
SUB1端子,SUB2端子は入力データのサンプリング周波数を示す。

サンプリング周波数	32kHz	44.1kHz	48kHz	#1
SUB1	H	L	L	H
SUB2	H	L	H	L

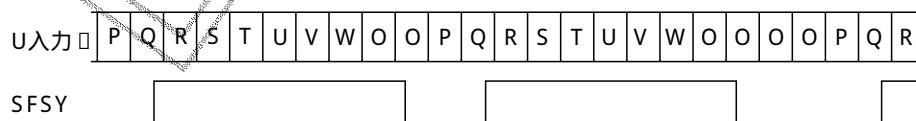
- #1はPLLのロックエラー時とアナログソースモード時を示す。この時のDATA OUT, EMPHA の端子は「L」を出力する。

CD サブコードインターフェース

LC8903, 8903Q ではSFSY,SBCK,PW,SBSY の端子を用いてCDサブコードデータを出力する。これはインターフェースフォーマットCP-1201に従って伝送されるユーザーズビットを、インターフェースフォーマットCP-2401に沿った形式に直して出力するものである。タイミングを以下に示す。



- SFSY 信号の立ち上り、立ち下りのタイミングは入力データのユーザーズビットのスタートビットのタイミングによって下図のように変化する。



エラーについて

- 1) ERROR 端子：入力データにエラーが存在した時、またはPLLが非LOCKの時に「H」となり、データ復調が正常に戻って200ms～300ms程度「H」を保持してから「L」に落ちる。この時間は入力データのfsに反比例する。
- 2) エラー発生時のデータ処理：エラー発生時のデータの処理を次表に示す。

エラー内容	オーディオ出力データ	FS出力コード	Vフラグ
パリティエラー連続8回以下	前置データ出力	保持	出力H
パリティエラー連続9回以上	0データ出力	保持	出力L
PLLロックエラー	0データ出力	データはクリアされ 「#1」の状態を示す	クリアされL 「L」出力H

注) PLLのロックエラー判定はプリアンブルの検波により行っている。

アナログソースモードについて

アナログソースモードに入るには、次の2つの場合である。

- 1) マイコンインターフェースを通してアナログソースモードを選択した時
- 2) データ復調を設定した入力端子が無信号になった時

この時の系全体を動かすクロックは、クリスタル発振からクロックが供給されPLLおよびデータの復調は停止しBCLK, LRCK, CLK OUT 1, CLK OUT 2のクロックが出力される。

アナログソースモード時の各端子の出力は次のようになる。

- a) DOUT 1,V/DOUT 2
マイコンインターフェースで設定したデータ出力
- b) ERROR
エラー状態の「H」を出力
- c) SUB1,SUB2
ロックエラー状態の「#1」のコードを出力
- d) DATA OUT
ロックエラー状態の「L」出力
- e) EMPPHA,V フラグ
ロックエラー状態の「L」出力
- f) マイコンインターフェースの各コード
入力コード：マイコンインターフェースで設定したコードを保持
出力コード：PLLロックエラーと同じ

クリスタル発振について

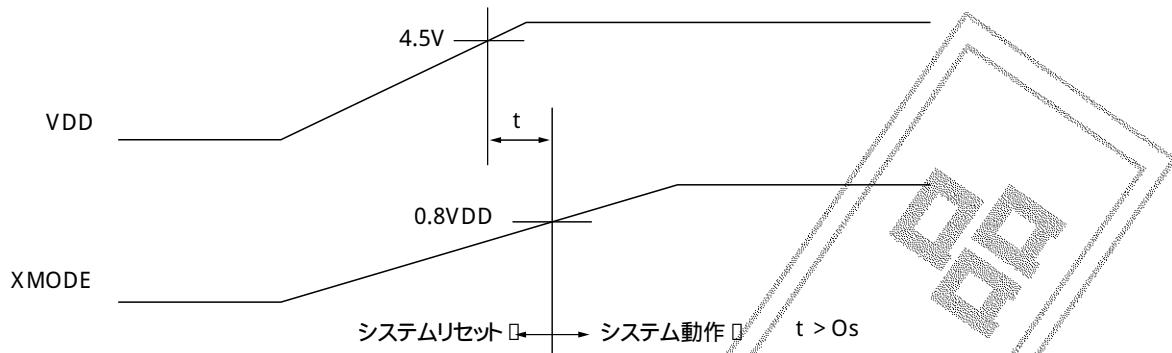
- ・データ入力の有無は内部検出回路で判定し、この回路はVCOまたはクリスタル発振のクロックで動作している。電源立ち上り時はVCOよりクロックを供給し、データ無を検出するとクリスタル発振にスイッチされる。ここで、もしデータ無を検出後クリスタル発振からのクロックが供給されない場合、系全体は停止状態となり、この状況からデータ入力が開始されても検出回路が動作しないため停止したままとなる。
- ・XIN,X OUT 端子は発振アンプを内蔵し、クリスタル発振子を接続した場合次のようになる。

端子名	データ有*	データ無
XIN	「H」	クリスタル発振入力有効
XOUT	「L」	XINの反転出力

* データ有の場合、XIN端子は内部でブルアップされた状態となる。

XMODEについて

X MODE 端子は、システムにリセットを行う端子である。少なくとも、電源が 4.5V 以上に立上ってから「H」にすることによって、システムが正常に動作し始める。また、X MODE を「L」にすると CLK OUT 1 より VCO の自走発振クロックが出力される。



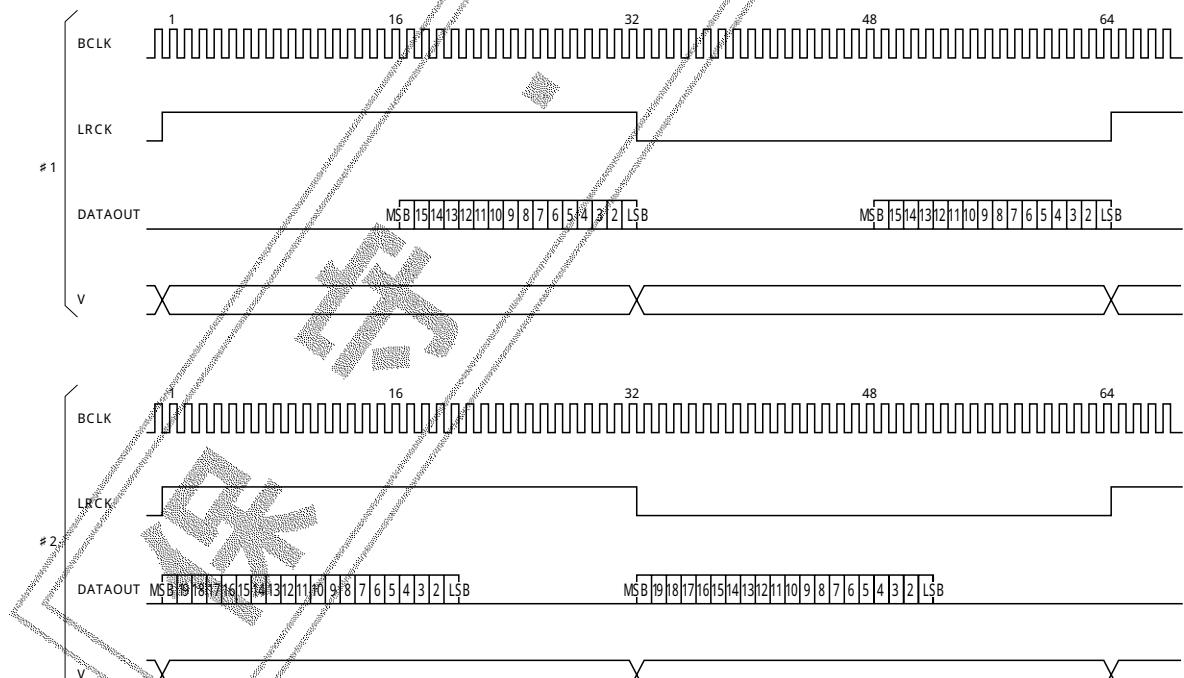
- ・パワーオン後、再び X MODE 端子を「L」にするとシステムはリセットされる。
- ・マイコンインターフェースを使わずに当 IC を使用するには、マイコンインターフェース用入力端子 CE, CL, DI を「L」に固定し DIN1 端子のみをデータ入力端子として使用すること。簡易的な評価法としてこの方法を利用すること。

データ出力タイミング

データ出力タイミングは次図に示す。

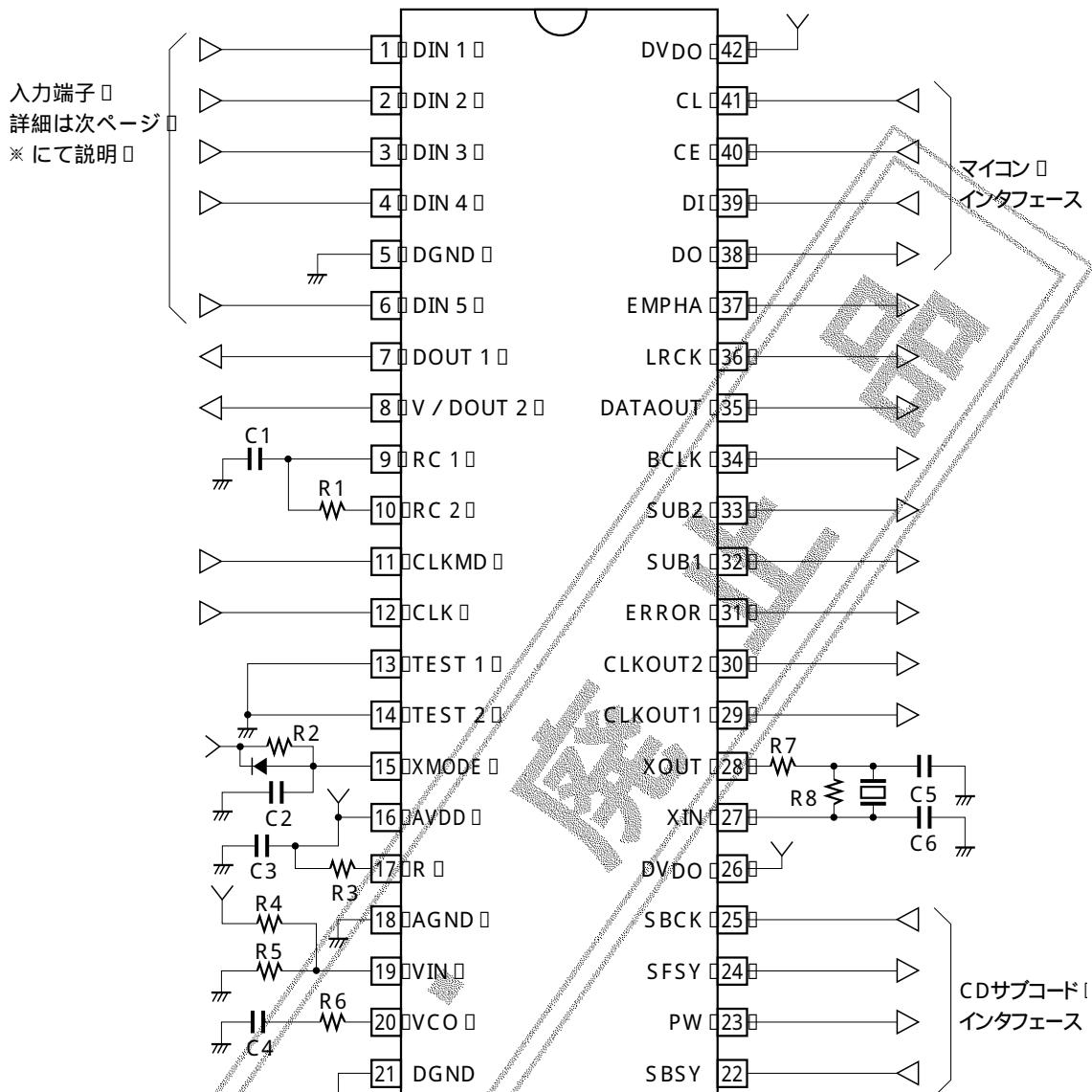
- ・データは、BCLK の立下りエッジに同期して出力される。
- ・データ, BCLK, LRCK は 256fs クロックの立上りエッジに同期して出力される。
- ・20 ビット MSB ファースト出力時と 16 ビット MSB ファースト出力時のデータ出力タイミングは、タイミングチャートに示す。

タイミングチャート



#1 は出力モードが 16 ビット MSB ファースト時
#2 は出力モードが 20 ビット MSB ファースト時

応用回路例

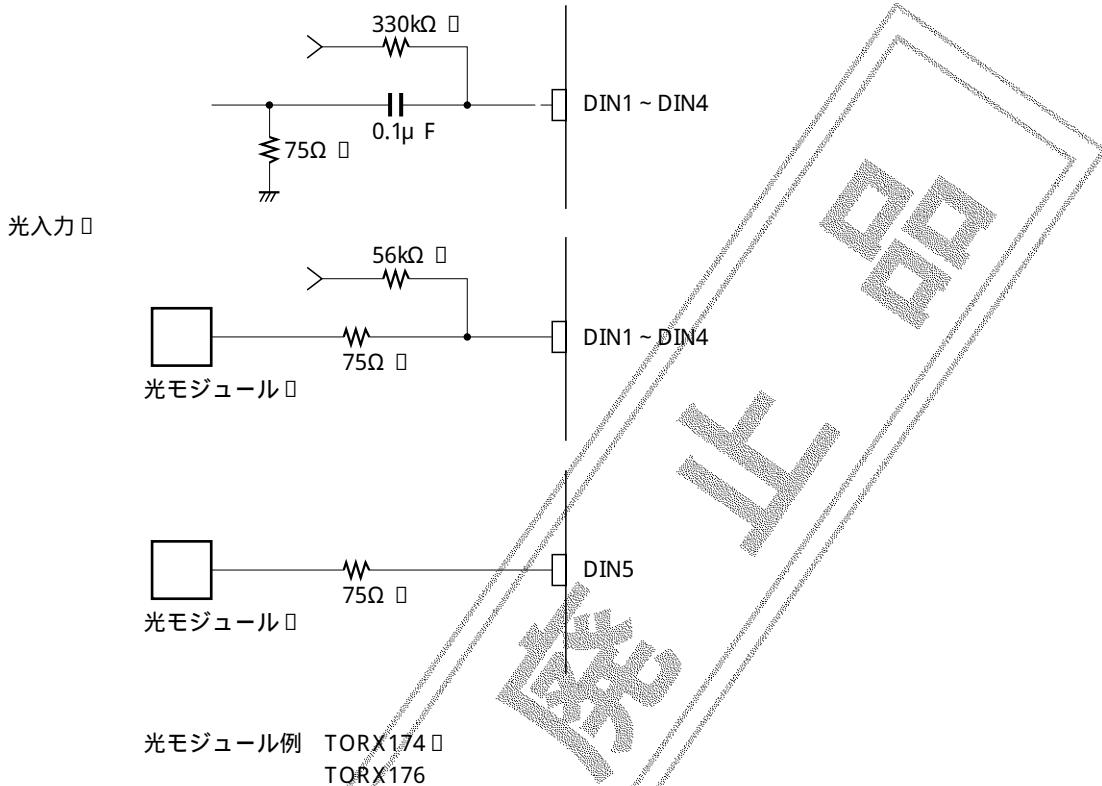


回路定数

項目	記号	定数値	項目	記号	定数値
抵抗	R1	33kΩ	容量	C1	1000pF
	R2	10kΩ		C2	10μ F ~ 100μ F
	R3	24kΩ		C3	0.1μ F
	R4	5.6kΩ		C4	0.01μ F
	R5	5.6kΩ		C5	10pF ~ 47pF
	R6	120Ω ~ 150Ω		C6	10pF ~ 47pF
	R7	200Ω			
	R8	200kΩ			

※ 入力端子のアプリケーション図

同軸入力の時



- 本書記載の製品は、定められた条件下において、記載部品単体の性能・特性・機能などを規定するものであり、お客様の製品（機器）での性能・特性・機能などを保証するものではありません。部品単体の評価では予測できない症状・事態を確認するためにも、お客様の製品で必要とされる評価・試験を必ず行って下さい。
- 弊社は、高品質・高信頼性の製品を供給することに努めています。しかし、半導体製品はある確率で故障が生じてしまいます。この故障が原因となり、人命にかかわる事故、発煙・発火事故、他の物品に損害を与える事故などを引き起こす可能性があります。機器設計時には、このような事故を起こさないような、保護回路・誤動作防止回路等の安全設計、冗長設計・機構設計等の安全対策を行って下さい。
- 本書記載の製品が、外国為替および外国貿易法に定める規制貨物（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 弊社の承諾なしに、本書の一部または全部を、転載または複製することを禁止します。
- 本書に記載された内容は、製品改善および技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、「納入仕様書」をご確認下さい。
- この資料の情報（掲載回路および回路定数を含む）は一例を示すもので、量産セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたって第3者の工業所有権その他の権利の実施に対する保証を行うものではありません。