

**SIEMENS**

# **Universal IR-Schließsystem**

11/87

**Mit den Angaben in diesem Datenblatt werden die Bauelemente spezifiziert, nicht Eigenschaften zugesichert. Für die angegebenen Schaltungen, Beschreibungen und Tabellen wird keine Gewähr bezüglich der Freiheit von Rechten Dritter übernommen. Liefermöglichkeiten und technische Änderungen vorbehalten.**

**Gewährleistungen für etwaige Schutzrechte Dritter nur für Bauelemente selbst, nicht hinsichtlich Schaltungen / Anwendungen.**

Vorläufige Daten

Typ	Funktion	Bestellnummer	Gehäuse
SLE 5001	Sender	Q 67100 - H 8532	DIP 40
SLE 5001 K	Sender	Q 67100 - H 8533	Mikropack
SLE 5001 W	Sender	Q 67100 - H 8534	PLCC 44
SLE 5002	Empfänger	Q 67100 - H 8529	DIP 40
SLE 5002 K	Empfänger	Q 67100 - H 8530	Mikropack
SLE 5002 W	Empfänger	Q 67100 - H 8531	PLCC 44
TDE 4061	Vorverstärker mit Demodulator	Q 67000 - A 8136	DIP 14
TDE 4061 G	Vorverstärker mit Demodulator	Q 67000 - A 8137	SO 14
SDE 2506	E <sup>2</sup> PROM 1KBit	Q 67100 - H 8441	DIP 8
SDE 2506 K	E <sup>2</sup> PROM 1KBit	Q 67100 - H 8473	Mikropack

**Allgemeines:**

Die CMOS-Bausteine SLE 5001 und SLE 5002 sind als Sender und Empfänger für ein elektronisches Universal Schließsystem konzipiert. Das System bietet bei minimalem Bauelementeaufwand ein Maximum an Sicherheit und Komfort.

Durch Mikropack-Ausführung sind die Abmessungen des Senders in der Größenordnung eines mechanischen Schlüssels.

Die Datenübertragung vom Sender zum Empfänger erfolgt mittels Infrarotlicht. Grundsätzlich sind auch andere Übertragungsarten (Funk, Ultraschall u.a.) möglich, je nach Hardwareperipherie.

Im Falle der Datenübertragung mit Infrarotlicht kommt der IR-Vorverstärker TDE 4061 als Systemkomponente hinzu.

Der Öffnungs- / Schließvorgang zur Türverriegelung wird durch kurze Betätigung der Sendetaste (ca. 100  $\mu$ sec.) ausgelöst. Bei Verwendung als Schließsystem mit Fernbedienung für Kfz können außer der Zentralverriegelung noch weitere Bedienelemente angesteuert werden, z.B. die Verriegelungen von Handschuhkasten und Kofferraum, das Schiebedach und die Fensterheber, sowie die Memorypositionen von Sitz und Spiegel. In Bezug auf diese zusätzlichen Funktionen können sich 5 verschiedene Schlüssel unterscheiden.

Der Informationsfluß vom Sender zum Empfänger basiert auf einem Codewechselverfahren. Im synchronisierten Zustand bietet dieses Verfahren ein Höchstmaß an Sicherheit.

Vorläufige Daten**Systembeschreibung:**

Je nach Beschaltung von einigen Auswahleingängen und Peripheriehardware des SLE 5001/5002 sind unterschiedliche Betriebsmodi möglich.

- Schließsystem mit unidirektionaler Synchronisation und Leiterbahnmatrix als Grundcodespeicher
- Schließsystem mit unidirektionaler Synchronisation und E<sup>2</sup>PROM SDE 2506 als Grundcodespeicher
- Schließsystem mit Dialog-Synchronisation und Leiterbahnmatrix als Grundcodespeicher
- Schließsystem mit Dialog-Synchronisation und E<sup>2</sup>PROM SDE 2506 als Grundcodespeicher

**Codewechselverfahren:**

Bei jedem Öffnungs- / Schließvorgang wird ein neuer Code verwendet. Nach dem Empfang eines gültigen Codes stellt sich das Schloß automatisch auf denjenigen Code um, den der Schlüssel als nächsten aussenden wird. Der soeben empfangene und alle vorangegangenen Codes werden damit wirkungslos, also auch jeder heimlich aufgezeichnete Code.

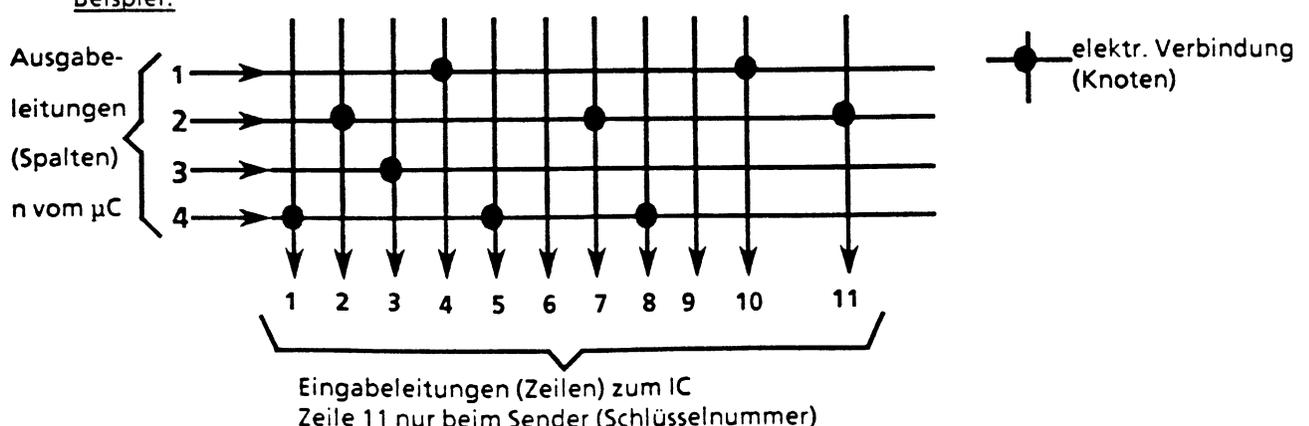
Weiteres ist ein Fangbereich "N" definiert. Dieser bewirkt, daß das Schloß nicht nur den aktuellen Code akzeptiert, sondern auch eine Anzahl "N" darauffolgende Codes. Hier wurde N = 9 definiert.

Es können also 8 aufeinanderfolgende Codes wirkungslos ausgesendet werden, ohne daß die Synchronisation verlorenght.

Die Codefolge ist bei jedem einzelnen Schlüssel- / Schloß-Paar verschieden. Sie wird durch ein mathematisches Gesetz aus einer für das betreffende Paar charakteristischen Zahl, dem "Grundcode" abgeleitet. Dieser entspricht im Prinzip der Form von Bart und Zuhaltungen bei mechanischen Systemen. Der "Grundcode" wird in einer Leiterbahnmatrix oder in einem E<sup>2</sup>PROM nichtflüchtig gespeichert.

"Programmieren von Grundcode und Schlüsselnummer"a) mit Leiterbahnmatrix

Im Sender und Empfänger müssen die gleichen Knoten in der Matrix vorhanden sein; mindestens jedoch 1 Knoten. Jede Eingangsleitung darf nur einen Knoten haben.

Beispiel:

---

Vorläufige Datenb) mit EEPROM SDE 2506

Zur Programmierung des EEPROMS ist ein Programmiergerät notwendig, das Daten und Takt liefert.

Damit können die EEPROMS im eingelöteten Zustand im Sender und Empfänger programmiert werden.

Unterlagen hierzu sind gesondert erhältlich.

Der synchrone Ablauf zwischen einem Schloß und jedem der zum Schloß passenden Schlüsseln muß unabhängig von allen übrigen passenden Schlüsseln gewährleistet sein. Dies wird dadurch erreicht, daß im Schloß der jeweilige Stand der Codefolge für jeden einzelnen der passende Schlüssel abgespeichert ist. Jeder Schlüssel besitzt eine Nummer, die mit jedem Code mitgesendet wird. Bei Verlust der Synchronisation gibt es je nach Sicherheitsanforderung und Hardwareperipherie 2 Möglichkeiten zur Wiederherstellung. Bei beiden Verfahren wird der Synchronisationsvorgang durch längeres drücken (ca. 5 sec) der Sendetaste eingeleitet. Während dieser Zeit werden am Ausgang "Kontroll-LED" 9 Impulse ausgegeben.

a) Unidirektionales Verfahren:

Hier muß auf das einzige, gemeinsame feste Merkmal von Schloß und Schlüssel, den "Grundcode" zurückgegriffen werden. Daraus wird ein "Resetcode" abgeleitet und vom Schlüssel zum Schloß gesendet, der eine Wiederherstellung der Synchronisation bewirkt. Bei heimlicher Aufzeichnung (elektronischer Wachsabdruck) stellt dies ein Sicherheitsrisiko dar, da der Resetcode aufgezeichnet werden kann. Nach Aussendung des "Resetcodes" werden am Ausgang "Kontroll-LED" 16 Impulse ausgegeben.

b) Dialogverfahren:

Dieses Synchronisationsprinzip bietet ein Höchstmaß an Sicherheit, erfordert aber eine zusätzliche Sende-/Empfangseinheit, die jedoch wesentlich schwächer dimensioniert werden kann. Da die Synchronisation nur in seltenen Fällen notwendig ist (z.B.: Batteriewechsel), ist es einem Benutzer zuzumuten, zu diesem Zweck näher an das Schloß heranzutreten.

---

Vorläufige DatenSynchronisationsablauf:

Zunächst müssen Schloß und Schlüssel nahe zusammengeführt werden (auf wenige cm).

Der Dialog beginnt, indem der Schlüssel einem Einleitungscode an das Schloß sendet. Das Schloß antwortet mit einer Zufallszahl. Im Schloß und im Schlüssel wird diese Zufallszahl mit dem Grundcode verknüpft. Die daraus gewonnene Kennziffer sendet der Schlüssel an das Schloß zurück. Die vom Schlüssel gesendete und vom Schloß errechnete Kennziffer werden verglichen. Bei Übereinstimmung wird eine Betätigung des Schlosses bewirkt, die Synchronisation ist wieder hergestellt.

Bei erfolgreicher Synchronisation werden am Ausgang "Kontroll-LED" 16 Impulse ausgegeben. Kommt keine Synchronisation zustande wird ein Impuls am Ausgang "Kontroll-LED" ausgegeben und der Synchronisationsablauf wiederholt.

Die Aussendung eines heimlich aufgezeichneten Dialoges ist wirkungslos, da der Schlüssel die richtige Antwort auf die spezielle, gerade vom Schloß ausgesandte Zufallszahl geben muß. Hieraus erkennt man den besonderen Wert des Dialoges für die Sicherheit, die sich im unidirektionalen Verfahren nicht erreichen läßt. Möchte jemand das System mißbräuchlich verwenden, so ist er vor die überaus schwierige Aufgabe gestellt, nicht nur eine geheime Zahl, den "Grundcode", sondern auch ein unbekanntes kompliziertes mathematisches Gesetz herauszufinden.

**Sender (Schlüssel):**

Der Sender besteht im einfachsten Fall aus dem Senderbaustein SLE 5001, einem Grundcodespeicher (Leiterbahnmatrix oder E<sup>2</sup>PROM) und einer IR-Sendestufe mit der IR-Sendediode SFH 484.

Bei Synchronisation im Dialogverfahren ist zusätzlich eine (allerdings leistungsschwache) IR-Empfangseinheit notwendig, die den Fototransistor SFH 309 F enthält.

Zur Funktionskontrolle steht ein Ausgang zum Anschluß einer LED zur Verfügung, der bei jeder Sendung 3 kurze Impulse ausgibt.

Vorläufige Daten**Empfänger (Schloß):**

Wesentliche Bauelemente sind der Empfängerbaustein SLE 5002, der IR-Vorverstärker TDE 4061 und bei Synchronisation im Dialogverfahren eine leistungsschwache IR-Sendeeinheit.

Zur Speicherung des "Grundcodes" kommt wiederum eine Leiterbahnmatrix oder das E<sup>2</sup>PROM SDE 2506 zur Verwendung.

Als Ausgänge (aktiv L) stehen zur Verfügung:

1 x Schließen

1 x Öffnen

5 x Schlüssel-Nr. (1,2,3,4,5)



Dauer ca. 1,2 sec.

1 x Triggerimpuls

Dauer: 20 ms, Verzögerung: 20 ms

1 x Fehleranzeige (Blinksignal):

- a) Bei Datenleitung Low (Kurzschluß gegen Masse), abwechselnd 4 Blinksignale im Abstand von 0,5 Sekunden und ca. 4 Sekunden Pause.
- b) Bei mehr als einem Knoten in einem Matrixeingang des Empfängers Dauerblinken im Abstand von 1 Sekunde.
- c) Bei mehr als einem Knoten in einem Matrixeingang des Senders wird ein Dauersignal gesendet, daß 4 x ein Fehlersignal wie bei a) ergibt.

**Funktionsweise / Datenformat:** (Bild 2)

Eine vollständige IR-Sendung besteht aus 4 Byte und 4 Synchronisationsimpulsen. Vor jedem Byte wird ein Synchronisationsimpuls gesendet, nach jeder Byte-Übertragung folgt eine Ausgleichszeit (1,5 msec) in der das gerade empfangene Byte abgespeichert werden kann. Die einzelnen Datenbit's werden mit einer Trägerfrequenz (125 KHz) moduliert und durch eine Sendediode (SFH 484) als Infrarot-Lichtimpulse ausgesendet. Ein Datenbit besteht aus 12 IR-Impulsen von je 2,4 µs Dauer und einem Spitzenstrom von etwa 2A. Die nächste Bit-Aussendung beginnt frühestens nach 1,5 msec. Dadurch ergibt sich ein maximaler mittlerer Spitzenstrom von ca. 38 mA ( $12 \cdot 2,4 \mu\text{s} / 1500 \mu\text{s}$ ) · 2000 mA. Bei einem Bit logisch '0' wird nicht gesendet. Im ungünstigsten Fall (alle Bit '1') wird also für ein Datenwort von 4 Byte eine Batteriekapazität von 2mAs ( $12 \cdot 2,4 \mu\text{s} \cdot 2000 \text{ mA} \cdot 36$ ) benötigt.

Die von der Sendediode abgestrahlten Infrarot-Impulse werden von einer IR-Empfangsdiode (SFH 205) wieder in Stromimpulse gewandelt. Der IR-Vorverstärker verstärkt und demoduliert das empfangene Signal.

Bild 3a zeigt einen möglichen diskreten Aufbau für diese Aufgabe.

Die Integrierte Schaltung TDE 4061 enthält einen IR-Vorverstärker, sowie Demodulator und ist direkt an den Empfängerbaustein SLE 5002 anschließbar.

Schließlich gelangt das so aufbereitete Datenwort zum Empfängerbaustein im Schloß. Es wird nun mit dem gespeicherten gültigen Codes im Fangbereich (9) verglichen und bei Übereinstimmung der je nach aktuellen Zustand notwendige Vorgang (Schließen oder Öffnen) eingeleitet.

Technische Daten:

<u>Grenzwerte:</u>	Umgebungstemperatur	-40 bis +85°C
	Lagertemperatur	-55 bis 125°C
	Versorgungsspannung $V_{DD}$	0 bis 7 V
	Verlustleistung	1W
	Ein- und Ausgangsspannungen	-0,8 bis $V_{DD} + 0,8$ V

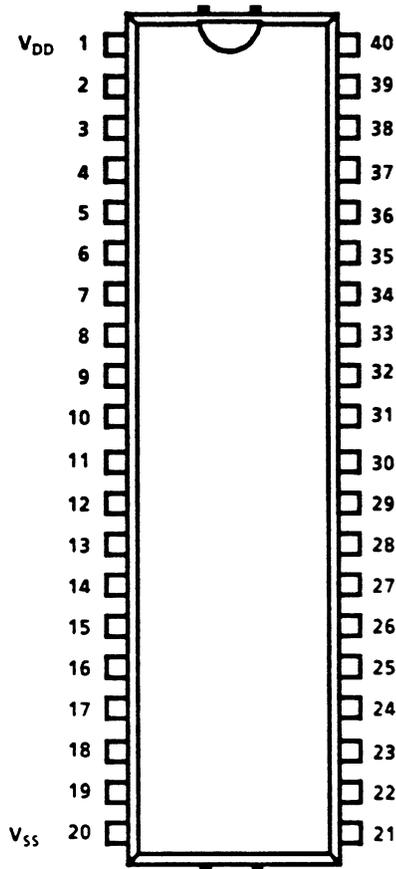
<u>Betriebsdaten:</u>	Spannungsversorgung:	$V_{DD}$ 2,5 bis 6V $V_{SS} = 0$ V
-----------------------	----------------------	---------------------------------------

	Prüfbedingungen	min.	typ.	max.	Dim.
Stromaufnahme: $I_{DD}$	3 MHz, 5V		3,1	3,75	mA
	1 MHz, 5V		1,0	1,4	mA
	500 KHz, 5V		0,7	0,9	mA
	$V_{SS} \leq V_{iL} \leq 0,4V$ $4,8V \leq V_{iH} \leq V_{DD}$				
Standby: $I_{DDs}$	$V_{DD} = 5V$ $V_{SS} \leq V_{iL} \leq 0,4V$ $4,8V \leq V_{iH} \leq V_{DD}$		1	2	$\mu A$
Eingangspegel LOW $V_{iL}$		-0,5		0,75	V
Eingangspegel High $V_{iH}$		$0,7 \times V_{DD}$		$V_{DD} + 0,5$	V
Ausgangspegel LOW	$I_{OL} = 1,0mA$			0,45	V
Ausgangspegel High	$I_{OH} = -1,0mA$	$0,75 \times V_{DD}$			V
Port Hochohmig High	$I_{OH} = -1,0\mu A$	$0,75 \times V_{DD}$			V

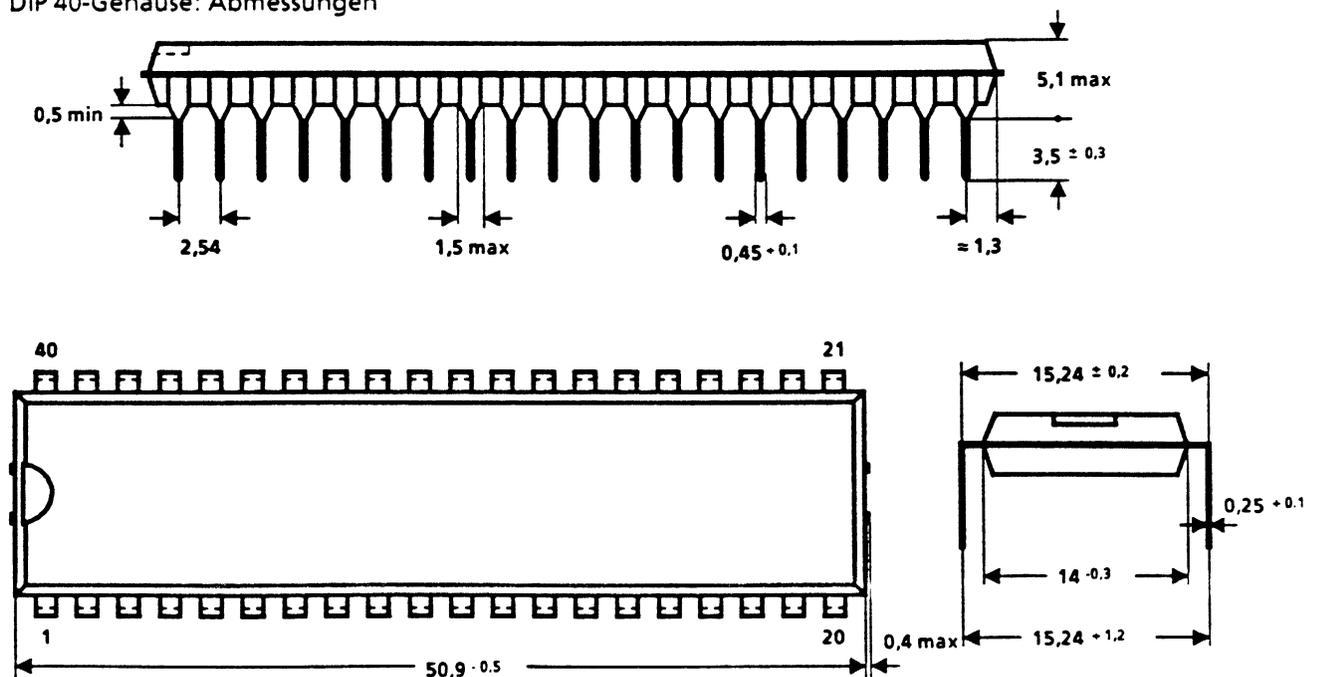
Vorläufige Daten

**PIN - Konfiguration:**

DIP 40 - Gehäuse



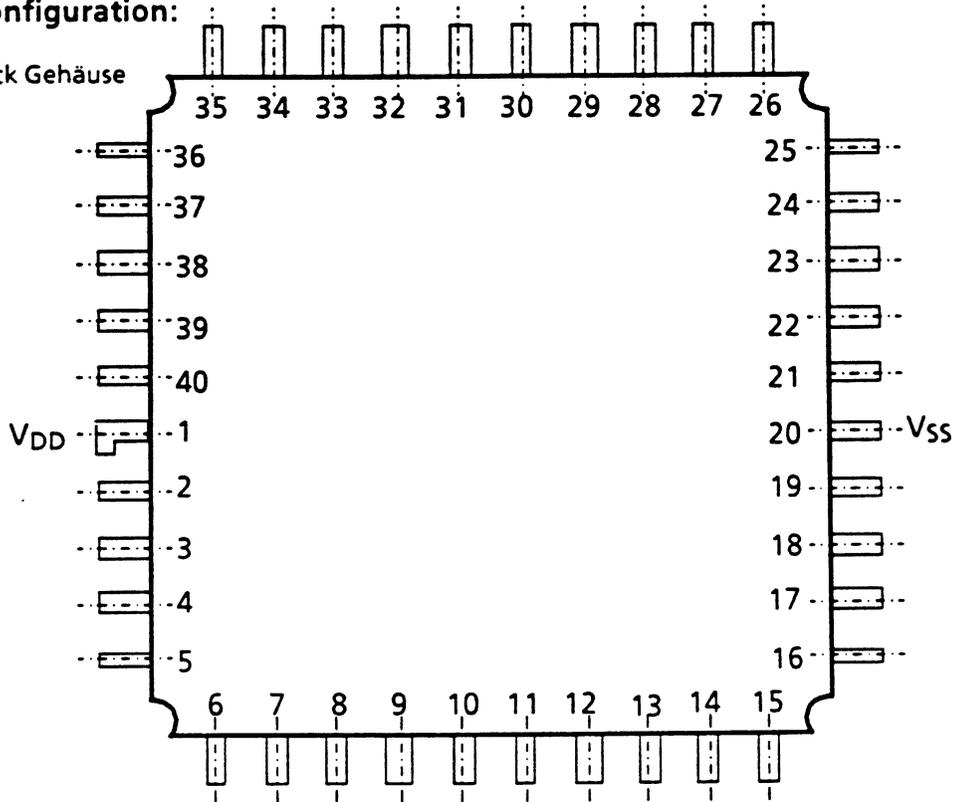
DIP 40-Gehäuse: Abmessungen



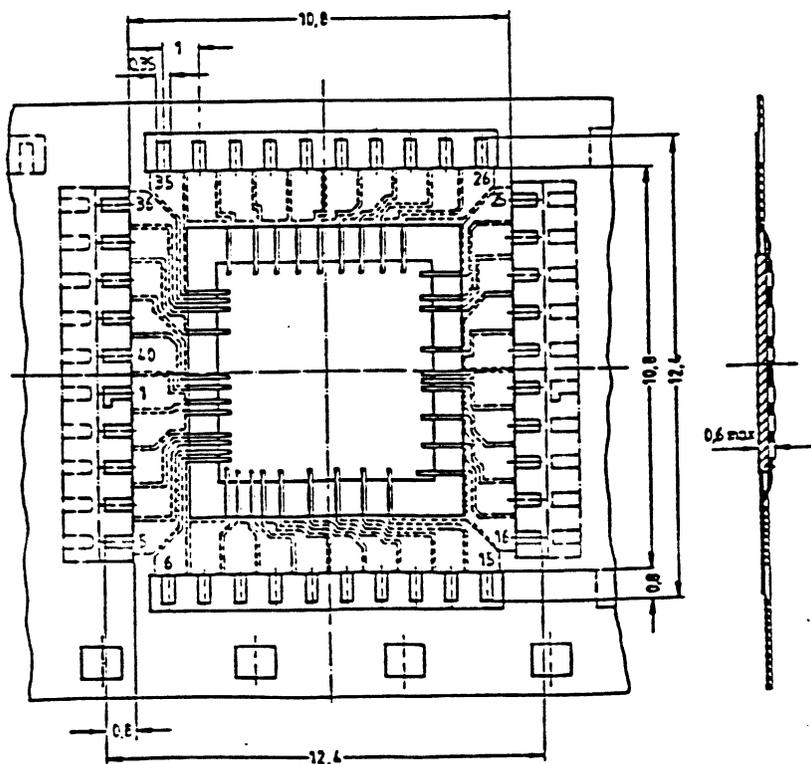
Vorläufige Daten

**PIN - Konfiguration:**

Mikropack Gehäuse



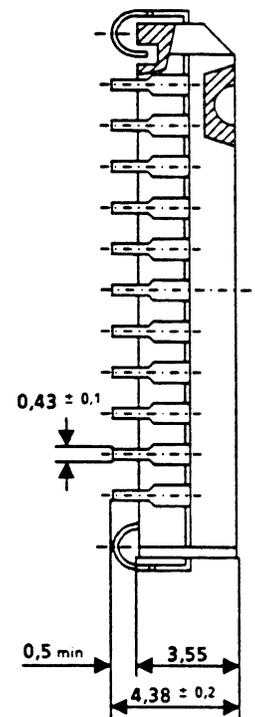
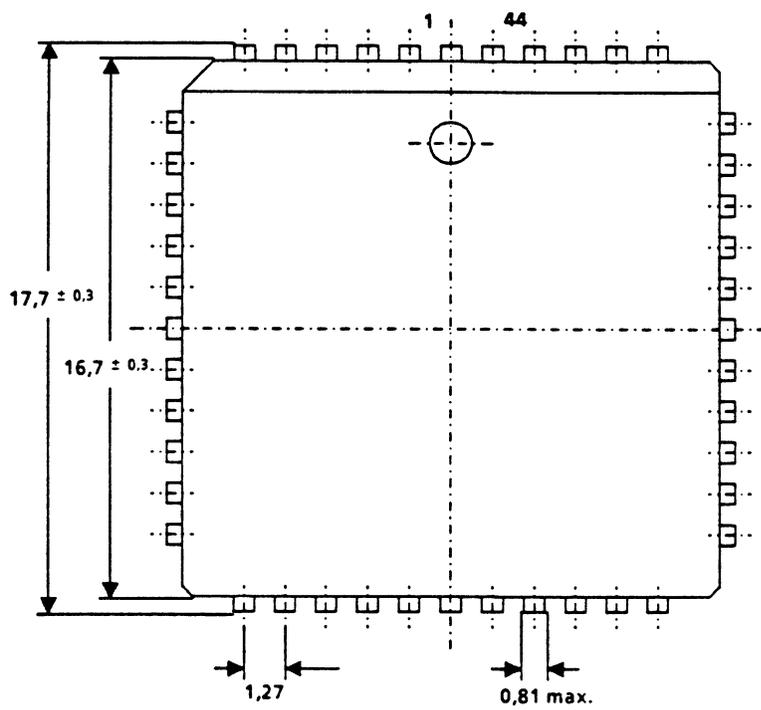
**Mikropack-Gehäuse: Abmessungen**



Vorläufige Daten

**PIN - Konfiguration:**

**PLCC 44- Gehäuse: Abmessungen**



Vorläufige Daten

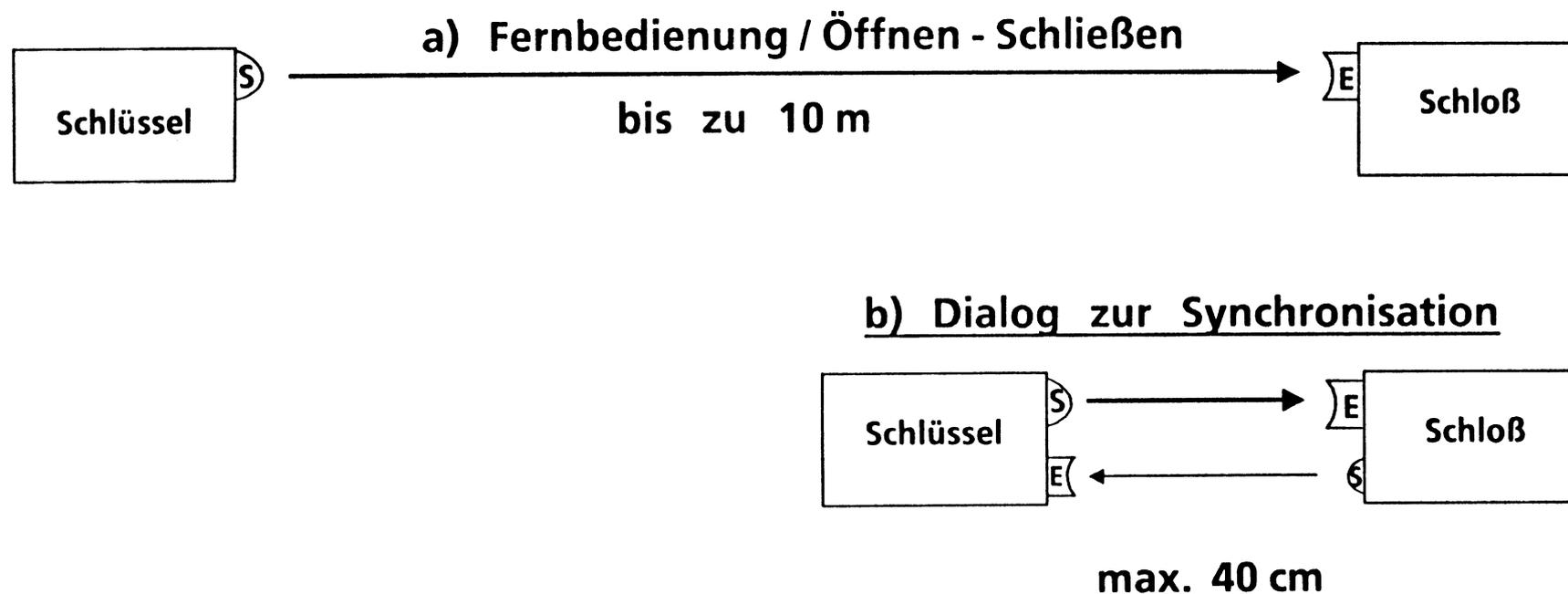


Bild 1: Code-Übertragung mittels Infrarot

a) Fernbedienung des Schlosses (Ver- und Entriegeln)

b) Dialog zur Synchronisation der Fernbedienung

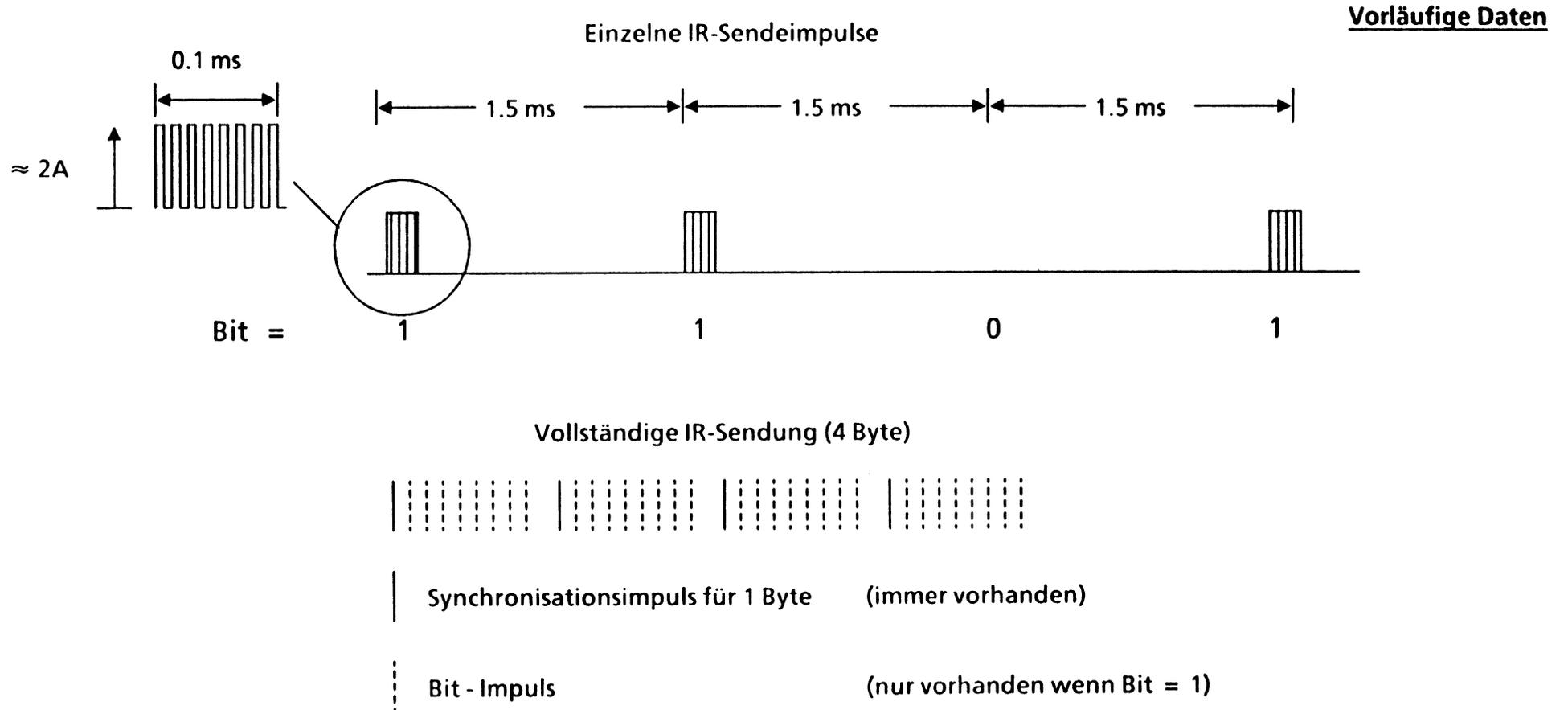
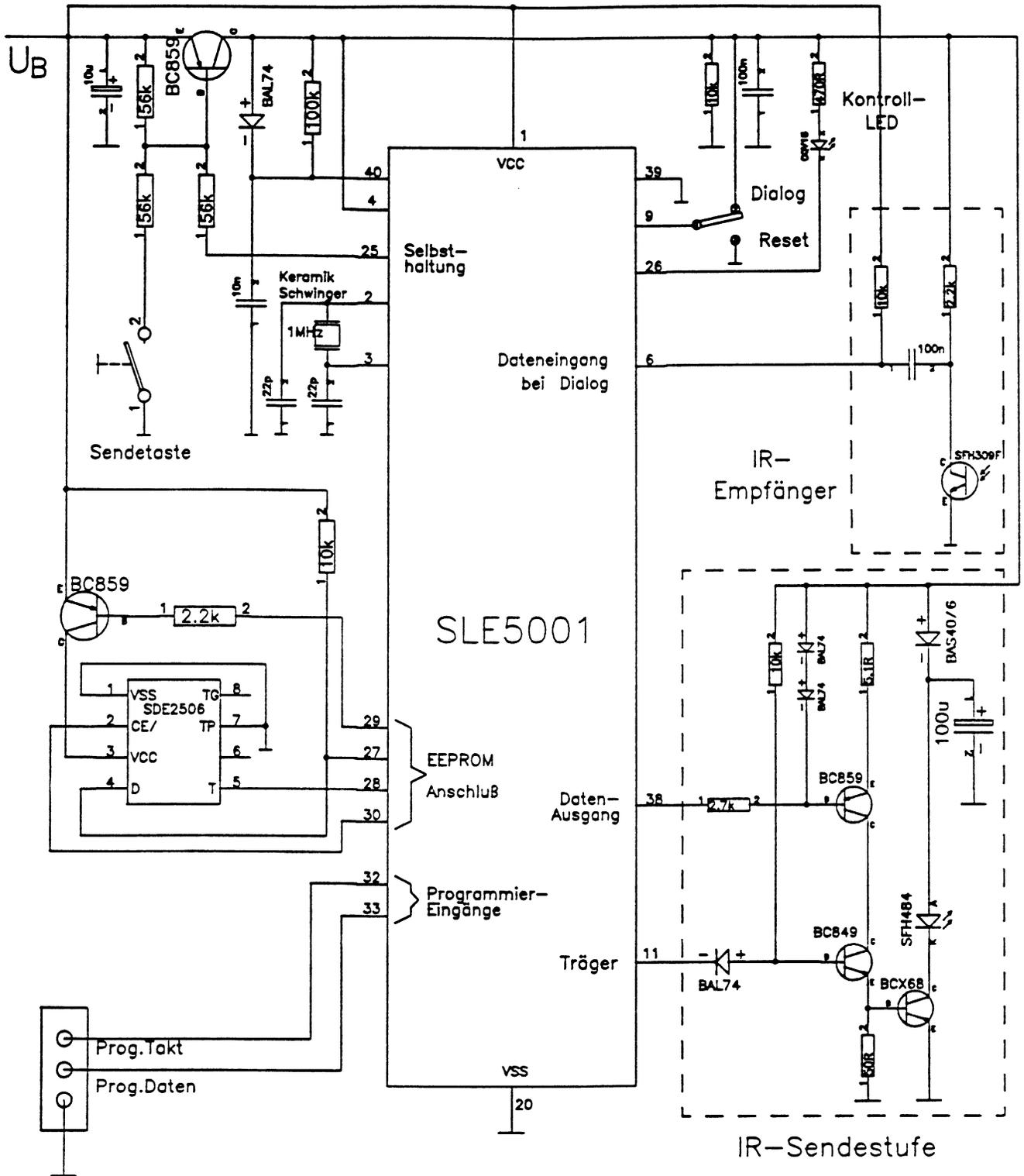


Bild 2:



Vorläufige Daten

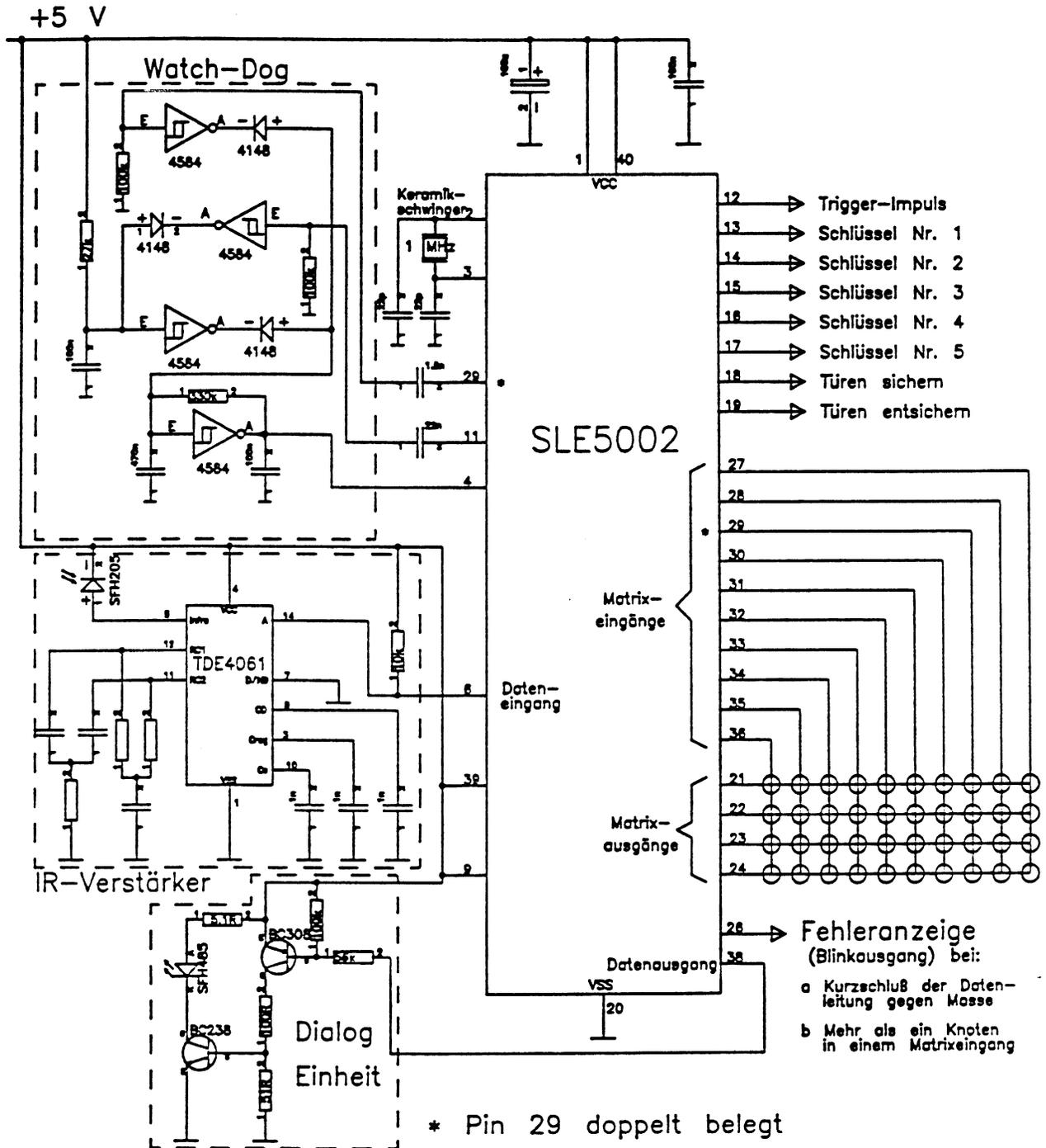


Sender (Schlüssel) SLE 5001

\* Bei Synchronisation im Unidirektional-Verfahren kann der IR-Empfänger entfallen  
Alle nicht belegten PIN's bleiben offen.

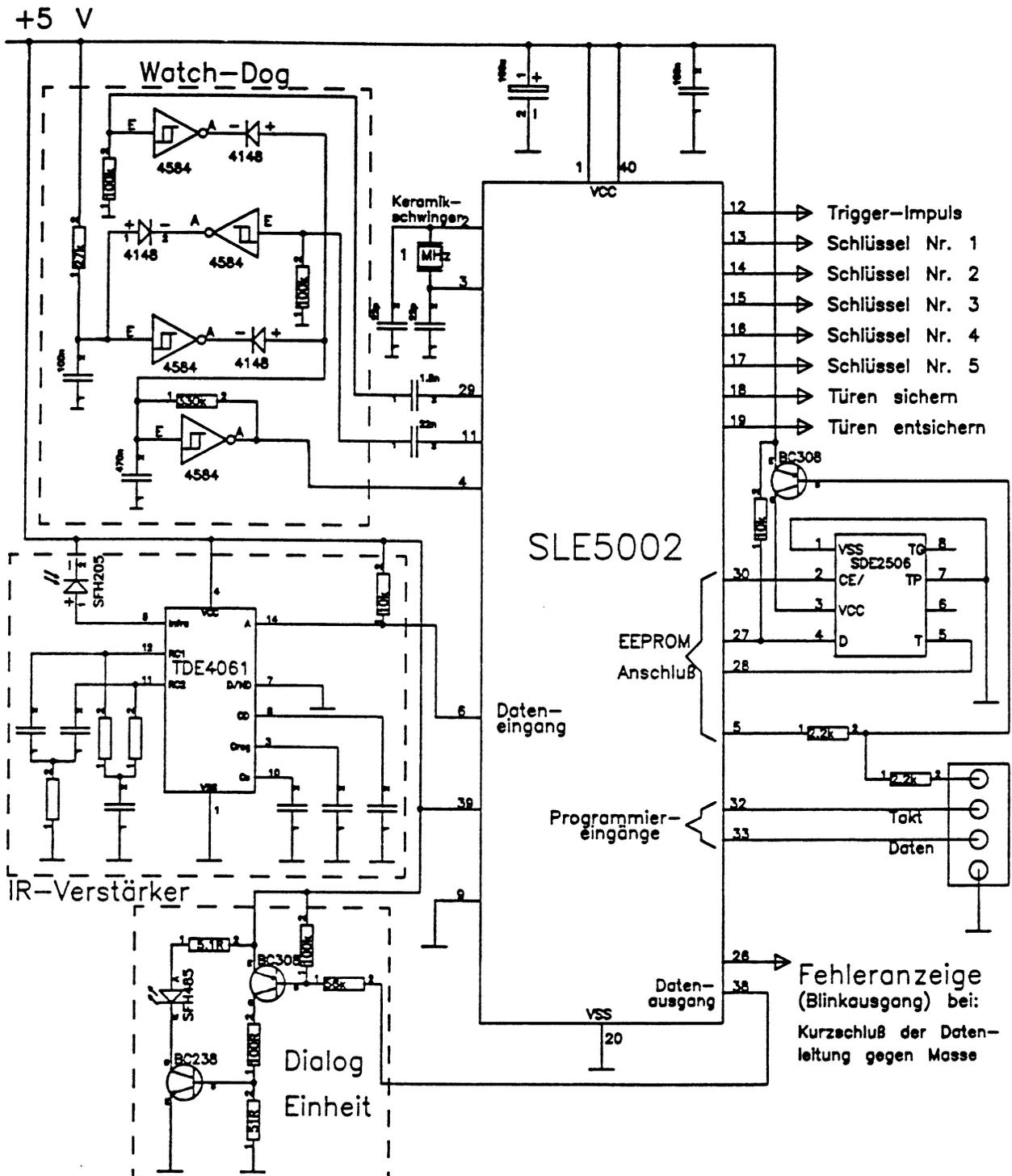
Anwendungsschaltung mit Leiterbahnmatrix  
als Grundcodespeicher

Vorläufige Daten



Empfänger (Schloß) SLE 5002

\* Synchronisation im Dialogverfahren.  
Bei Synchronisation im Unidirektional-Verfahren  
kann der Dialog-Teil entfallen.  
Alle nicht belegten PIN's bleiben offen.



Empfänger (Schloß) SLE 5002

\*Synchronisation im Dialogverfahren  
 Bei Synchronisation im Unidirektional-Verfahren  
 kann der Dialog-Teil entfallen.  
 Alle nicht belegten PIN's bleiben offen.

---

Vorläufige Daten

Typ	Bestellnummer	Gehäuse
TDE 4061	Q 67000-A8136	DIP 14
TDE 4061 G	Q 67000-A 8137	SO 14

**Besondere Merkmale:**

- Extrem niedrige Ruhestromaufnahme 650  $\mu$ A, dadurch hervorragend geeignet für Systeme mit Batteriebetrieb
- Speisespannung 4 V bis 6,5 V
- Hohe Gleichlichtunterdrückung
- Peripheriebeschaltung ohne Spule
- Großer Frequenzbereich bis 200 kHz
- Ausgangssignal wahlweise demoduliert / nicht demoduliert
- Temperaturbereich von -40 bis 110°C

**Funktionsbeschreibung:**

Die digitalen Signale, welche eine Infrarot-Empfangsdiode aufnimmt, müssen verstärkt und demoduliert werden. Diese Aufgabe übernimmt der integrierte Baustein. Sein Einsatzgebiet umfaßt daher den gesamten Bereich der Infrarotsignalübermittlung. Insbesondere sind das Kfz-Elektronik, Industrie-Elektronik, sowie die Unterhaltungs-Elektronik.

Der Einsatz schneller Bipolarschaltungstechnik ermöglicht die Verarbeitung hoher Frequenzen bei geringer Stromaufnahme. Die Anzahl externer Bauelemente konnte gegenüber älteren Konzepten weiter reduziert werden.

Mit den Angaben in diesem Datenblatt werden die Bauelemente spezifiziert, nicht Eigenschaften zugesichert. Für die angegebenen Schaltungen, Beschreibungen und Tabellen wird keine Gewähr bezüglich der Freiheit von Rechten Dritter übernommen. Liefermöglichkeiten und technische Änderungen vorbehalten.

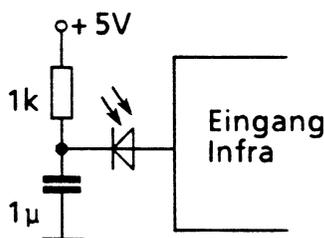
Gewährleistungen für etwaige Schutzrechte Dritter nur für Bauelemente selbst, nicht hinsichtlich Schaltungen / Anwendungen.

**Funktionsbeschreibung und Anwendung:****Dimensionierung und Aufbau**

Der Baustein ist für die Anwendung in allen Infrarotsystemen geeignet. Je nach verwendeter Trägerfrequenz sind verschiedene optimale Außenbeschaltungen möglich.

**Infrarot-Empfangs-Diode**

Diese Diode führt mit der Kathode z.B. an die Baustein-Versorgung von 5 Volt. Das heißt, daß jegliche Störung auf dieser Leitung über die Sperrschichtkapazität der Diode an den Eingang Infra geleitet wird. Es empfiehlt sich daher einen RC-Tiefpaß zwischen der Plus-Versorgung und der Kathode der Diode zu schalten.

**Eingang Infra**

Der Eingang besitzt eine hohe Impedanz. Für die Ansteuerung werden nur Ströme im Bereich von Nanoampere benötigt. Es empfiehlt sich daher, die Anode der Infrarot-Diode direkt am Eingang Infra zu plazieren.

**Kapazität  $C_S$** 

Durch die Beschaltung mit  $C_S$  bekommt der Vorverstärker eine RC-Hochpaß-Charakteristik. Die Kapazität  $C_S$  wirkt aber auch im Zusammenhang mit  $C_{reg}$  und dem Doppel-T-Glied. Vor allem das Einschwingverhalten wird durch die Kombination der äußeren Beschaltungselemente beeinflusst. Als Anhaltspunkte für gebräuchliche Infrarot-Systeme lassen sich die zwei folgenden Wertekombinationen angeben:

Trägerfrequenz ca.	30kHz	ergibt $C_S = 100\text{nF}$
Trägerfrequenz ca.	120kHz	ergibt $C_S = 10\text{nF}$

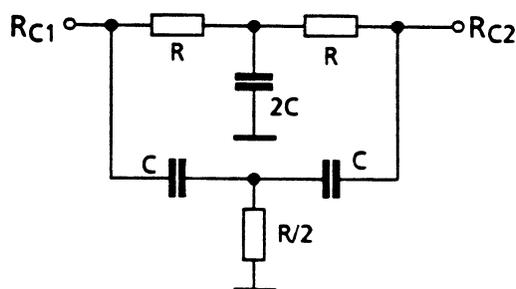
**Kapazität  $C_{reg}$** 

Die Verstärkung des Vorverstärkers ist regelbar. Je größer das HF-Eingangssignal ist, desto stärker wird die Verstärkung zurückgeregelt. Die Zeitkonstante wird von  $C_{reg}$  bestimmt. Bei Verwendung eines Biphase-Codes (Fernsehen) zeigen sich 470nF als günstig. Bei Signalcodes, welche keine Vorsignale zur Einregelung abgeben kann man  $C_{reg}$  bis auf ca. 10nF verringern. Bei kleinen Kapazitäten neigt die Schaltung eventuell zum Schwingen.

**Funktionsbeschreibung und Anwendung:****Doppel-T-Glied an RC1 und RC2**

Die Verwendung eines Doppel-T-Filters hat sich bei allen Anwendungen als beste Lösung gezeigt. Die Sperrfrequenz berechnet sich nach der Formel

$$\omega_{\text{Sperr}} = \frac{1}{RC}$$



Die Sperrfrequenz muß identisch sein mit der Trägerfrequenz des Infrarot-Signales. Das läßt sich mit verschiedenen Kombinationen von R und C erreichen. Der maximale Wert für R sollte 100k $\Omega$  nicht überschreiten, weil sonst der Spannungsabfall am Gleichstrompfad zu groß wird. Wenn die Schaltung schwingt, kann man versuchen durch niederohmigere R die Verstärkung zu reduzieren.

**Demodulator-Kapazität C<sub>D</sub>**

Bei gewünschter gleicher Signalform zwischen Eingang und Ausgang bleiben Pin C<sub>D</sub> und D/ND unbeschaltet. Wenn die Trägerung des Eingangssignales am Ausgang nicht erscheinen soll, muß das Signal demoduliert werden. Dazu legt man den Pin D/ND auf Masse und beschaltet C<sub>D</sub> mit einer Kapazität. Abhängig vom gesendeten Code sind Kapazitätswerte zwischen 100pF und 1nF günstig.

**Ausgang**

Der Ausgang ist ein offener Kollektor. Wenn der Transistor durchgeschaltet ist, beträgt der maximale Kollektorstrom 1mA. Weil bei einer Mitkopplung zwischen Ausgang und Eingang die Schaltung schwingen kann, empfiehlt es sich den Kollektorstrom möglichst klein zu halten. Hält man den Kollektorstrom unterhalb 200 Mikroampere, so ist auch bei ungünstigem Platinenlayout ein Schwingen fast ausgeschlossen. Bei längerer Leitungsführung muß eventuell eine Kapazität gegen Masse am Ausgang angeschlossen werden.

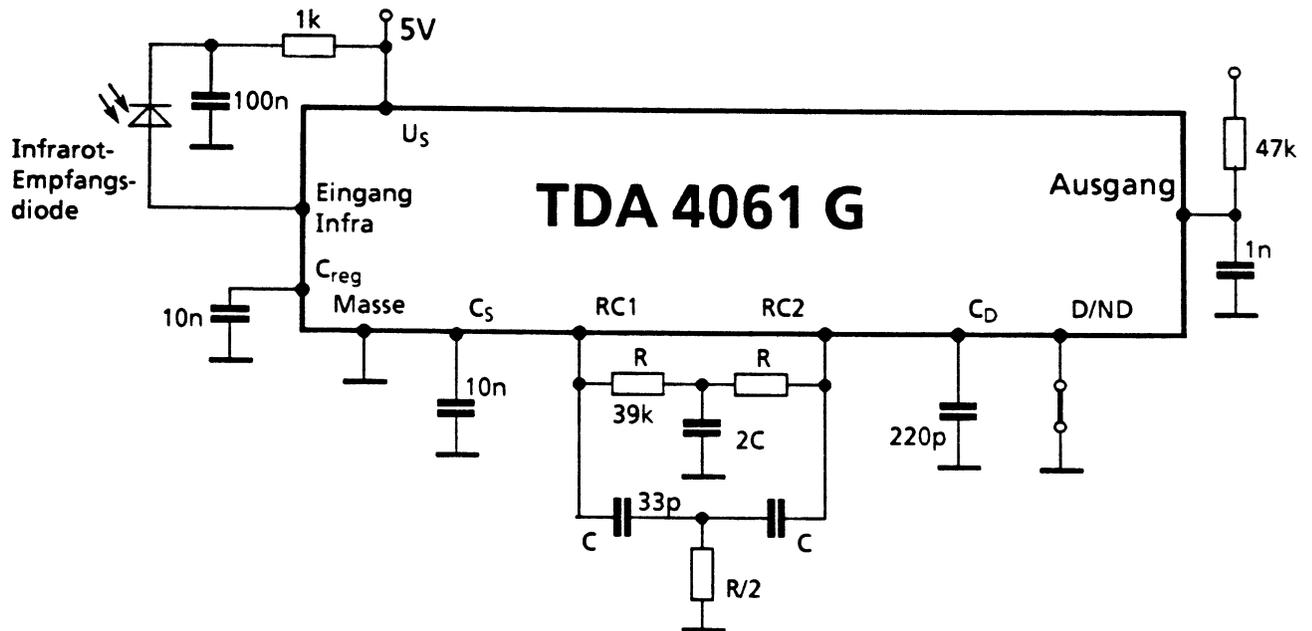
**Allgemeines**

Die Pinbelegung wurde so gewählt, daß ein mögliches Übersprechen zwischen kritischen Pins klein gehalten wird. Diesen Gedanken sollte man auch bei der Layout-Entwicklung beachten. Eventuell muß auch die Versorgungsspannung mit einer Kapazität abgeblockt werden, vor allem wegen des Stromhubes den der Ausgang erzeugt.

**Funktionsbeschreibung und Anwendung:****Anwendungsbeispiel**

Elektronischer Türschlüssel

Trägerfrequenz ca. 120 kHz; Ausgangssignal demoduliert.



**Schaltungsbeschreibung:**

Eine Infrarot-Diode empfängt gewöhnlich neben dem gewünschten Signal auch noch das Infrarotspektrum des eingestrahlten Tageslichtes, den 100-Hertz-Brumm von Glühbirnen und Teile aus dem Spektrum von Leuchtstoffröhren.

Die im Blockschaltbild eingezeichnete Stromsenke leitet die unerwünschten niederfrequenten Diodenströme ab und stabilisiert gleichzeitig den Arbeitspunkt am Eingang des rauscharmen Vorverstärkers auf ca. 1,4 Volt. Der Kapazitätswert von  $C_5$  muß auf die Trägerfrequenz des Infrarot-Signales abgestimmt werden.

Im rauscharmen Vorverstärker wird das Signal so weit verstärkt, daß für den Bandpaß eine ausreichend große Amplitude zur Verfügung steht. Die Verstärkung des rauscharmen Vorverstärkers wird in Abhängigkeit von der Eingangsamplitude geregelt. Wenn die Signalamplitude entsprechend größer als die Störampplitude (z. B. von einer Leuchtstoffröhre) ist, verhindert diese Verstärkungsrückregelung, daß allein schon die Störampplitude den Verstärker übersteuert und das Nutzsignal dadurch „verschluckt“ wird. Es können also dann (mit eingeschränkter Empfindlichkeit) auch gestörte Signale ausgewertet werden.

Der dem rauscharmen Vorverstärker nachgeschaltete Bandpaß verbessert das Signal-Rausch-Verhältnis des Signales. Der Flankenjitter des Ausgangssignales ist dadurch geringer. Das extern zu beschaltende RC-Filter muß Bandsperren-Charakteristik und einen Gleichstrompfad haben. Die Sperrfrequenz des externen RC-Filters ist identisch mit der Trägerfrequenz des Nutzsignales.

Der Demodulator lädt oder entlädt die Kapazität  $C_D$  mit konstanten Strömen. Wenn Signal anliegt, wird geladen. Beim Überschreiten der Schaltschwelle an  $C_D$  wird der Treiberausgang auf Low gesetzt. Für einen störungsunempfindlichen Betrieb wählt man die Kapazität  $C_D$  so, daß nach der halben Anzahl Trägerungsimpulse eines Bits der Ausgang schaltet.

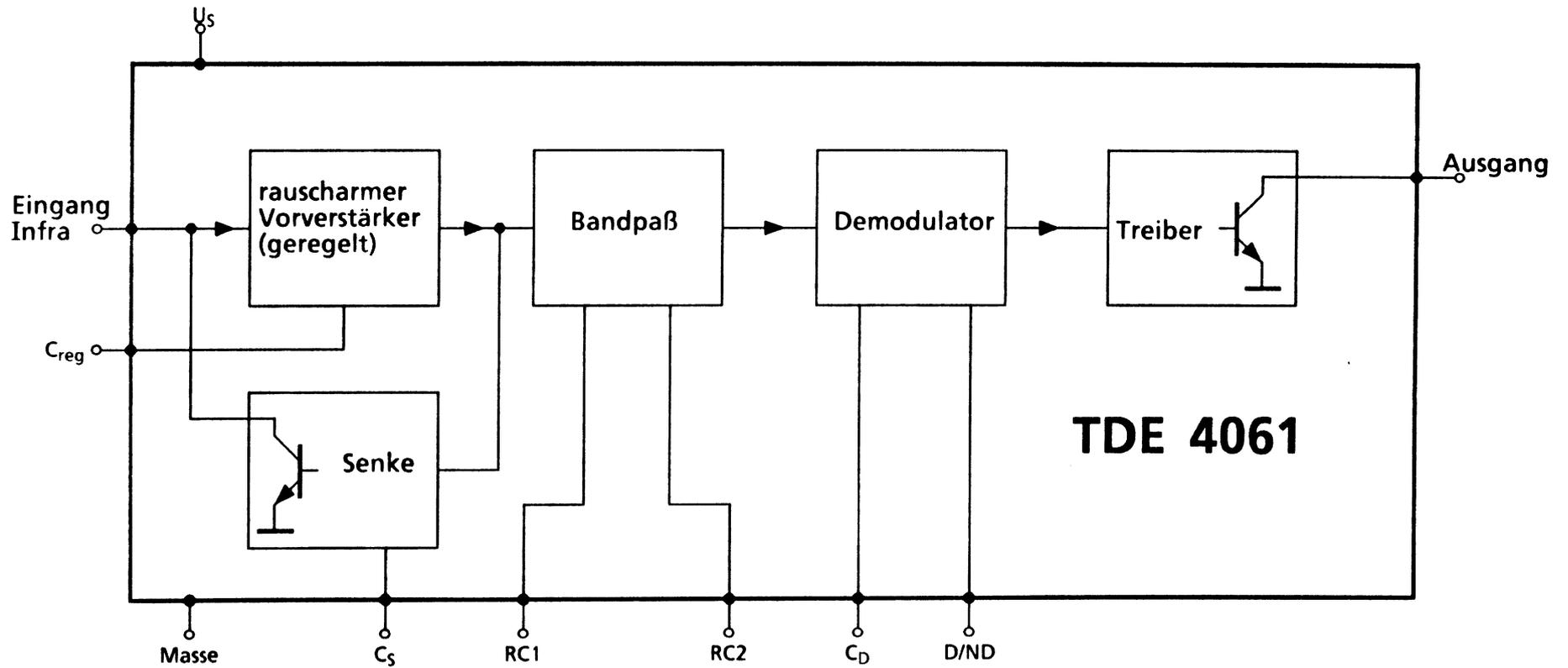
Der Treiber hat am Ausgang einen offenen Kollektor. Ohne Eingangssignal ist der Ausgang High.

Es kann zwischen demodulierten oder nicht demodulierten Ausgangssignalen gewählt werden. Die Funktionswahl demoduliert – nicht demoduliert wird über den Eingang D/ND programmiert.

Wenn der Eingang D/ND unbeschaltet ist, kann am Ausgang das nicht demodulierte Signal abgenommen werden. Der Anschluß für die Kapazität  $C_D$  bleibt dann frei. Zur Erzeugung des demod. Signales verbindet man D/ND mit Masse. Dann muß auch der Pin „ $C_D$ “ beschaltet sein.

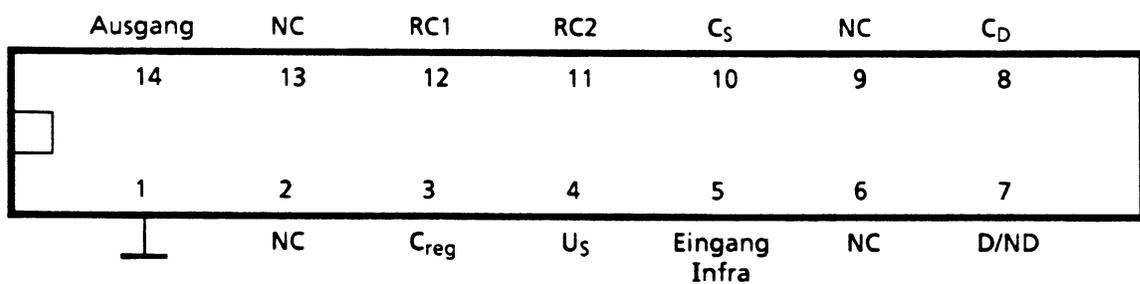
Blockschaltbild:

Vorläufige Daten



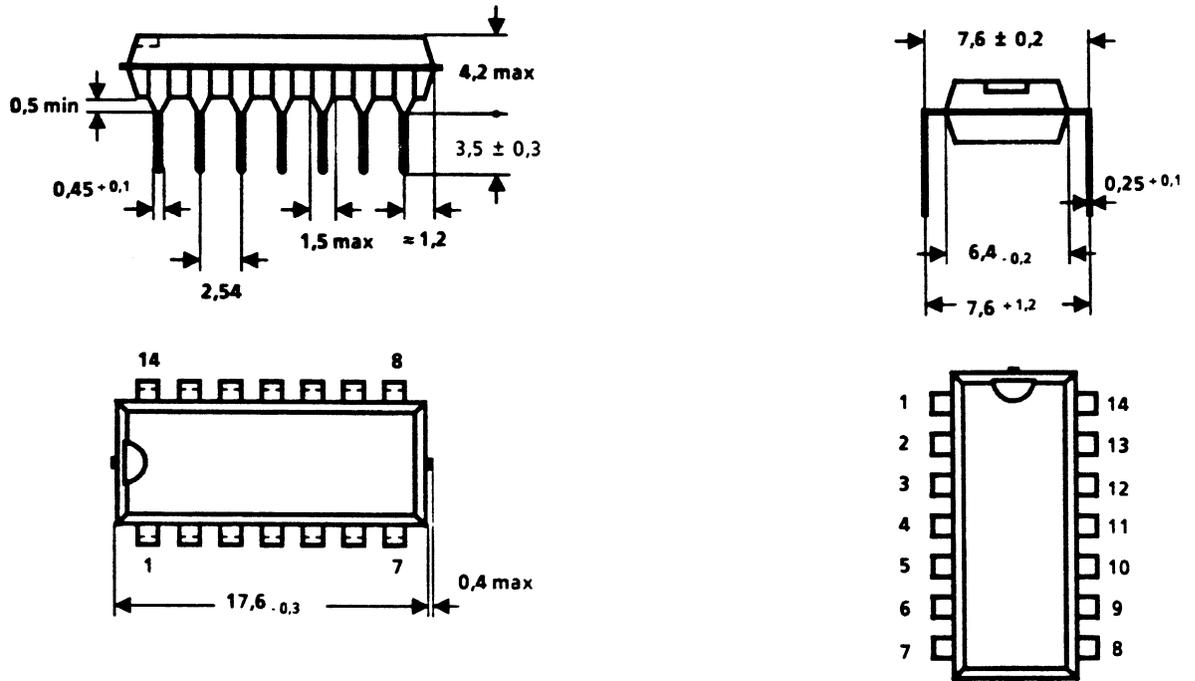
**Pinbelegung für DIP 14 und SO 14:**

Pin	Anschluß
1	Masse
2	NC
3	$C_{reg}$
4	$U_S$
5	Eingang Infra
6	NC
7	D/ND
8	$C_D$
9	NC
10	$C_S$
11	RC2
12	RC1
13	NC
14	Ausgang

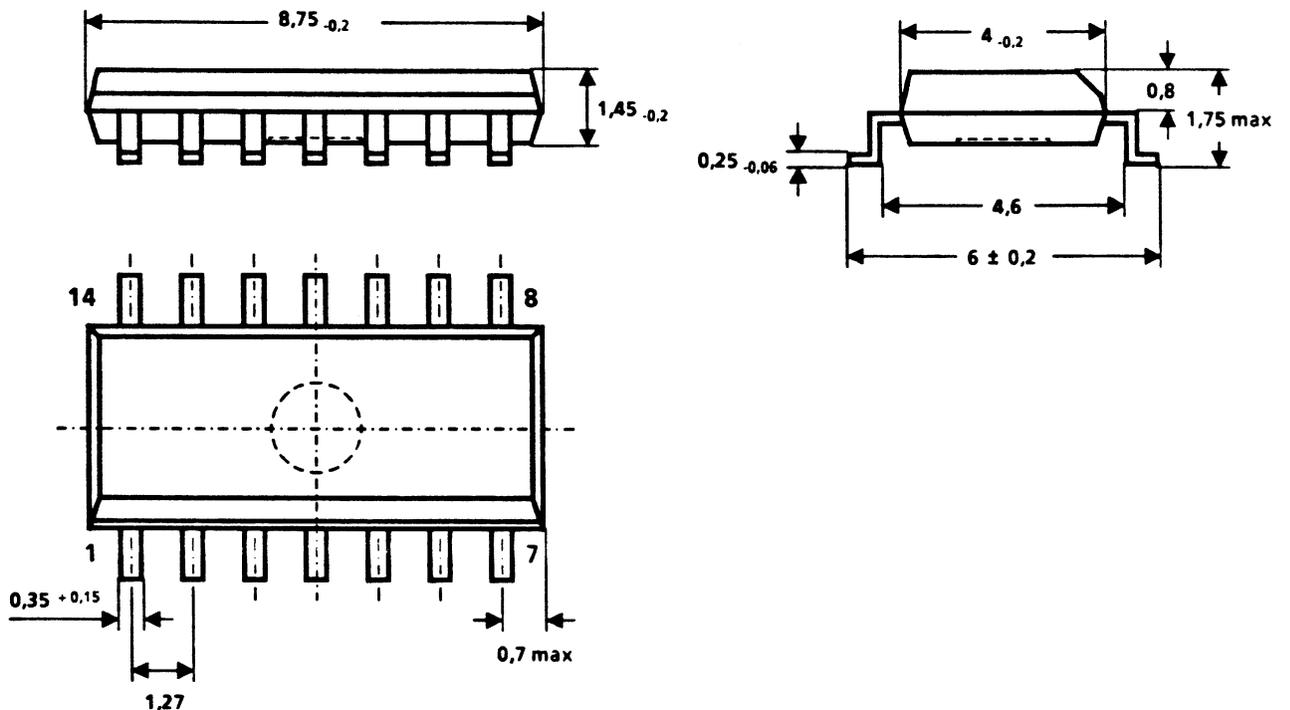


Gehäuse DIP 14 und SO 14:

DIP 14



SO 14



**Grenzdaten:**

*Grenzdaten sind absolute Grenzwerte; bei der Überschreitung auch nur eines Wertes kann die integrierte Schaltung zerstört werden.*

Grenzdaten für Umgebungs-Temperatur  $T_u$  von  $-40$  bis  $+110^\circ\text{C}$

Pos.		Symbol	Untere Grenze	Obere Grenze	Dim	Anmerkungen
1	Speisespannung	$U_S$	$-0,3$	7	V	
2	Eingang Infra	$I_{\text{Infra}}$		10	mA	
3	$C_S, C_D, C_{\text{reg}}$	$I_{C_S, C_D, C_{\text{reg}}}$		10	mA	
4	D/ND	$U_{D/ND}$	$-0,3$	$U_S$	V	
5	RC1, RC2	$U_{RC1, RC2}$	$-0,3$	$U_S$	V	
6	Ausgang	$U_Q$	$-0,3$	7	V	
		$I_Q$	0	3	mA	
7	Wärmewiderstand System-Gehäuse	$R_{\text{thSU}}$		65	K/W	DIP-Gehäuse
		$R_{\text{thSU}}$		125	K/W	SO-Gehäuse
8	Lagertemperatur	$T_S$	$-40$	$+125$	$^\circ\text{C}$	

**Funktionsbereich:**

*Innerhalb des Funktionsbereiches werden die in der Schaltungsbeschreibung angegebenen Funktionen erfüllt. Dabei sind Abweichungen von den Kenndaten möglich.*

Pos.		Symbol	Untere Grenze	Obere Grenze	Dim	Anmerkungen
1	Speisespannung	$U_S$	4	6,5	V	
2	Strom in die Senke am Eingang Infra	$I_{\text{Senk}}$	0	2,0	mA	
3	Eingangsspannung	$U_{\text{Infra}}$	0,6	600	mV <sub>eff</sub>	$Z_{\text{Gen}} < 100\Omega$
4	Frequenzbereich (für die Trägerung)		20	200	kHz	
5	Umgebungstemperatur	$T_U$	-40	+ 110	°C	

Vorläufige Daten**Kenndaten:**

*Kenndaten umfassen den Streubereich der Werte, die bei der angegebenen Speisespannung und Umgebungstemperatur von der integrierten Schaltung eingehalten werden. Unter den typischen Kenndaten werden Mittelwerte angegeben, die fertigungsmäßig erwartet werden.*

**Speisespannung**  $4\text{ V} < U_S < 6,5\text{ V}$

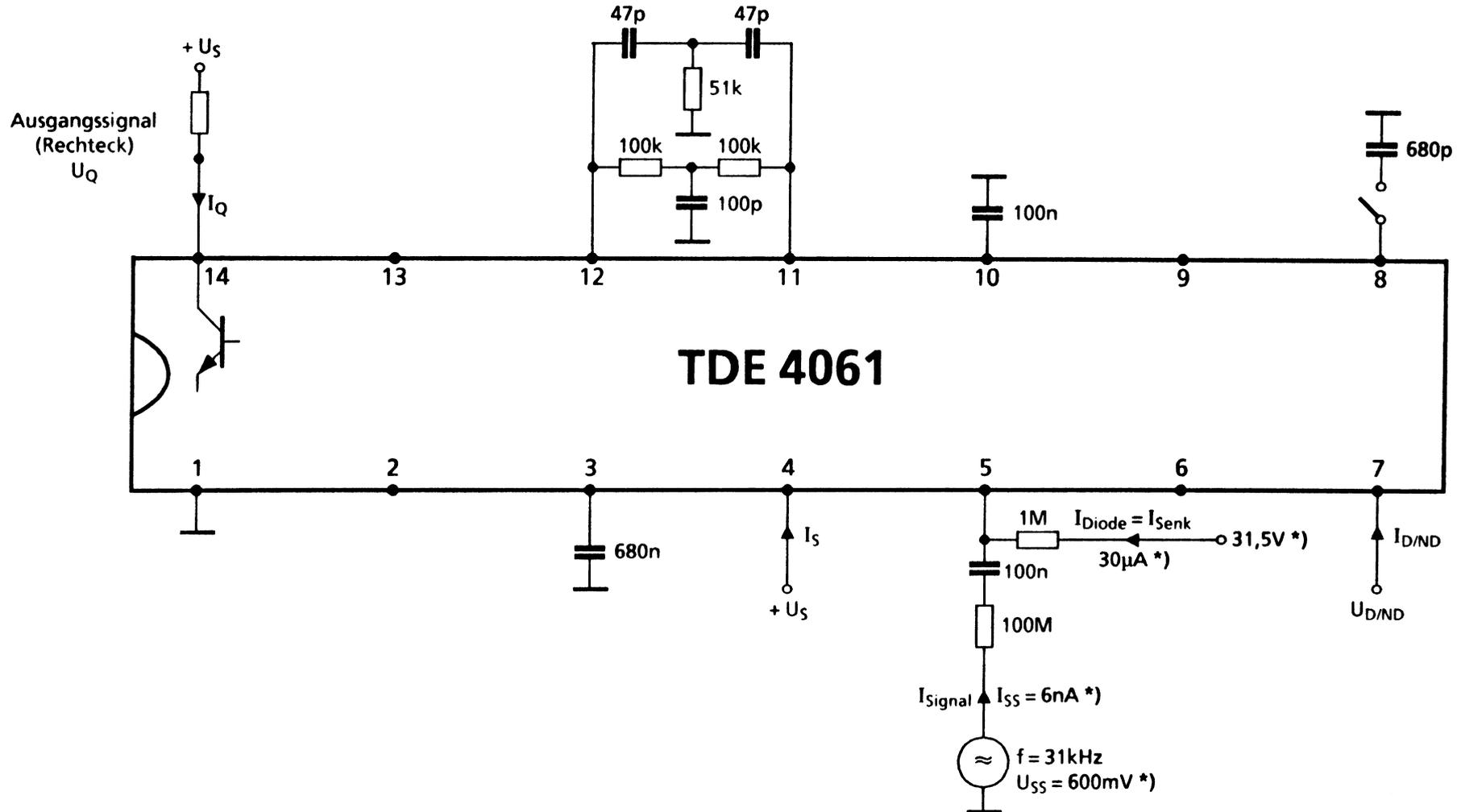
**Umgebungstemperatur**  $-40\text{ °C} < T_U < +110\text{ °C}$

Pos	Symbol	Meßbedingungen	Meßschaltung	Min	Typ	Max	Dim
1	Stromaufnahme	$I_S$	Ausgang offen; $I_Q = 0\text{ mA}$			650	$\mu\text{A}$
2	Eingangsempfindlichkeit bei sicherem Signal am Ausgang	$I_{\text{Signal}}$	Diodengleichstrom ( $I_{\text{Diode}} = I_{\text{Senk}}$ ) $I_{\text{Diode}} < 1\text{ }\mu\text{A}$ $-40\text{ °C} < T_U < 70\text{ °C}$		1,3		$\text{nA}_{SS}$
						3,4	$\text{nA}_{SS}$
					6,0	$\text{nA}_{SS}$	
					12	$\text{nA}_{SS}$	
					15	$\text{nA}_{SS}$	
3	Eingangsempfindlichkeit bei sicherem Signal am Ausgang	$I_{\text{Signal}}$	Diodengleichstrom ( $I_{\text{Diode}} = I_{\text{Senk}}$ ) $I_{\text{Diode}} < 1\text{ }\mu\text{A}$ $70\text{ °C} < T_U < 85\text{ °C}$		8		$\text{nA}_{SS}$
						11	$\text{nA}_{SS}$
						13	$\text{nA}_{SS}$
						16	$\text{nA}_{SS}$
						25	$\text{nA}_{SS}$
4	Umschalteingang /ND Ausgang demoduliert Ausgang nicht demod.	$-I_{D/ND}$	$0 < U_{D/ND} < 0,4\text{ V}$		10		$\mu\text{A}$
		$I_{D/ND}$	$1\text{ V} < U_{D/ND} < U_S$			1	$\text{mA}^*)$
5	Ausgangsstrom (Ausgang High)	$I_Q$	$0 < U_Q < 7\text{ V}$			10	$\mu\text{A}$
5	Ausgangsspannung (Ausgang Low)	$U_Q$	$0 < I_Q < 1\text{ mA}$			0,4	V

\*) Normalerweise ist für "Ausgang nicht demoduliert" der Anschluß D/ND unbeschaltet, d.h.  $I_{D/ND} = 0$ .

Meßschaltung:

Vorläufige Daten



\*) Andere Meßbedingungen siehe Kenndaten, Pos. 2.

Preliminary Data

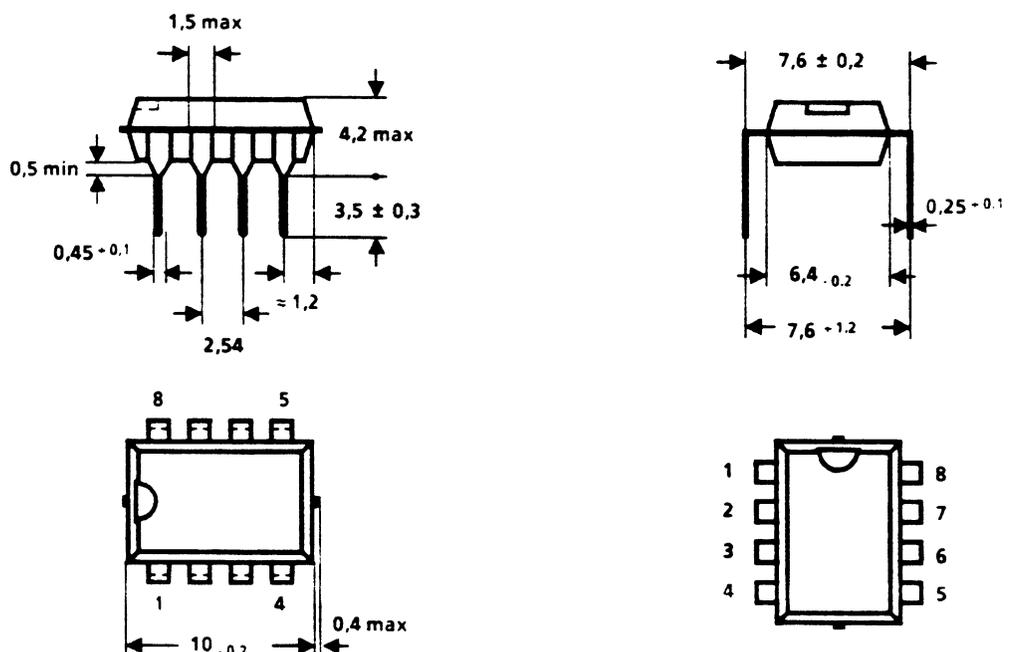
MOS-IC

Type	Ordering code	Package
SDE 2506	Q 67100 - H 8441	DIP 8
SDE 2506 K	Q 67100 - H 8473	Micropack

**Features:**

- Word-organized programmable nonvolatile memory in n-channel floating-gate technology
- 128 x 8 bit organization
- Supply voltage 5 V
- A total of three lines between control processor and the E<sup>2</sup>PROM for data transfer and chip control
- Data (8 bit), address (7 bits) and control information input (1 bit) as well as serial data output
- More than 10<sup>4</sup> reprogramming cycles per address
- Data retention in excess of 10 years (operating temperature range)
- Unlimited number of reads without refresh
- Erase and write in 10 ms
- Extended temperature range -40°C to 110°C

Gehäuse: DIP 8



The information in this data sheet describes the type of component and shall not be considered as assured characteristics. Terms of delivery and rights to change design reserved.

Liability for patent rights of third parties for components perse, not for circuitries / applications.

Preliminary Data

---

**Data transfer and chip control:**

The total data transfer between the control processor and the E<sup>2</sup>PROM requires three lines, each of them has several functions:

**a) Data line D**

- bidirectional serial Data transfer
- serial address input
- clocked input of control information
- direct control input

**b) Clock line  $\phi$** 

- Data, address, and control bit input
- Data output
- start of read with transfer of data from memory into shift register and/or start of data change during reprogramming

**c) Chip enable line  $\overline{CE}$** 

- Chip reset and data input (active high)
- Chip enable (active low)

Prior to chip enable, the data, address, and control information is clocked via the bidirectional data bus. During the reprogramming and read process, this data is retained in the shift register up to the second clock pulse. The following data formats must be entered:

**a) Read memory: one 8-bit control word comprising:**

- 7 address bits A0 to A6 (A0 goes first as LSB)
- 1 control bit, SB = "0", after A6

**b) Reprogram memory: (erase and/or write operation)**

16-bit input information comprising:

- 8 bits, D0 to D7 new memory information (D0 goes first as LSB)
- 7 bits, A0 to A6 address information (A0 as LSB goes first after D7)
- 1 bit, control information, SB = "1", after A6

**Preliminary Data**

---

**Read:** (see fig. 1)

Subsequent to data input and with  $SB = "0"$ , the read process of the selected word address is started when  $\overline{CE}$  change from "1" to "0". The information on the data line is not effective during chip enable.

With the first clock pulse after  $\overline{CE} = "0"$ , the data word of the selected memory address is transferred into the shift register. After the first  $\phi$  pulse has ended, the data output becomes low in impedance and the first data bit can be read at the data pin. During each additional clock pulse, a data bit is shifted to the output. The data line returns to high-impedance mode when  $\overline{CE}$  transitions from "0" to "1".

**Reprogramming:** (see fig. 2)

A full reprogramming process comprises an erase and a subsequent write process. During the erase process, all bits of the selected word are set to the "1" state. During a write process, the "0" states are set according to the information in the shift register.

The reprogramming process is started after data input during chip enable when the information  $SB = "1"$  is available in the relevant cell of the shift register. The selection of an erase or write process depends on the information on data line D during chip enable.

An erase process in the "1" state requires a "1" at the data input when  $\overline{CE}$  transitions to low. Similarly, a write process in the "0" state requires that a "0" be present on the data line during chip enable.

Preliminary Data

---

To start the programming process, a start pulse must be present at clock input  $\phi$ . The control information on D must remain stable up to the rising edge of the start pulse. The active data change begins with the trailing edge of the start pulse. The programming process is ended by terminating chip enable, that is, when  $\overline{CE} = "1"$ .

The reprogramming of a word begins during the start and execution of the erase process. The erase process is ended when  $\overline{CE} = "1"$ . The control bit  $SB = "1"$  also required for the write process remains stable in the shift register after the erase process is terminated. The writing of the selected word, therefore, requires nothing more than changing data line D from "1" to "0", enabling the chip again with  $\overline{CE} = "0"$  and starting the data change with the start pulse.

The erase and write processes can be performed separately. In order to ensure a uniform "1" state for all eight bits of the selected memory address during the erase process, a data word with eight times "1" must be entered prior to the erase process. When writing a word which was not erased previously, the "0" states of old and new information are added up.

**Test mode - chip erase:**

Chip erase operations are initiated when TP (Pin 7) is high.

After switching TP to high, the address 0 ( $A_0 \dots A_6$ ) together with the control bit,  $SB = "1"$ , must be clocked in. After that the same procedure must be applied as for erasing byte 0. To change back to the byte-mod, TP must be set to low.

**Reset:**

A non-selected memory is automatically in the reset state due to  $\overline{CE} = "1"$ . All flipflops of the process control are reset. However, the information in the shift register is retained and change only by shifting the data. The rest state is also set by on-chip circuitry during memory power on.

Preliminary Data

---

**Maximum ratings:**

Supply voltage	$V_{CC}$	-0.3 to 6	V
Input voltage	$V_I$	-0.3 to 6	V
Power dissipation	$P_V$	40	mW
Storage temperature	$T_{stg}$	-55 to 125	°C
Thermal resistance system-air	$R_{thSA}$	100	K/W

**Operating range:**

Supply voltage	$V_{CC}$	4.75 to 5.25	V
Ambient temperature	$T_{amb}$	-40 to 110	°C

Preliminary Data

## Static characteristics:

	Symbol	min	typ	max	Dim.
Supply voltage	$V_{CC}$	4.75	5	5.25	V
Supply current	$I_{CC}$			3	mA
Input					
(D, $\phi$ , $\overline{CE}$ )	$V_L$			0.8	V
(D, $\phi$ , $\overline{CE}$ )	$V_H$	2.4			V
( $V_H = 5.25$ V)	$I_H$			10	$\mu$ A
Data output D (open drain)					
( $V_L = 0.8$ V)	$I_L$			0.5	mA
( $V_H = 5.25$ V)	$I_H$			10	$\mu$ A
Clock pulse $\phi$					
High duration	$\phi_H$	2.5		60	$\mu$ s
Low duration					
before/after $\phi_H$	$\phi_L$	5			$\mu$ s
before/after $\overline{CE}$ transition	$\phi_L$	5			$\mu$ s
before/after D change	$\phi_L$	2.5			$\mu$ s
Data D					
before/after $\phi$ trailing edge	$D_H$	2.5			$\mu$ s
	$D_L$	2.5			$\mu$ s
Time between rising and trailing edge		2.5			$\mu$ s
$\overline{CE}$ referenced to D	$\Delta_t$	10		20	ms
Erase time	$t_{er}$	10		20	ms
Write time	$t_{wr}$		20		ms
Chip erase	$t_N$				

Preliminary Data

---

## Pin description:

Pin-No.	Symbol	Function
1	V <sub>SS</sub>	ground
2	$\overline{\text{CE}}$	Chip enable
3	V <sub>CC</sub>	Supply voltage 5 V
4	D	Data input / output
5	$\phi$	Clock input
6		N.C.
7	TP	Test input, at V <sub>SS</sub>
8	TG	Test input, remains open

Preliminary Data

Fig. 1: Read cycle (1 Kbit E<sup>2</sup>PROM)

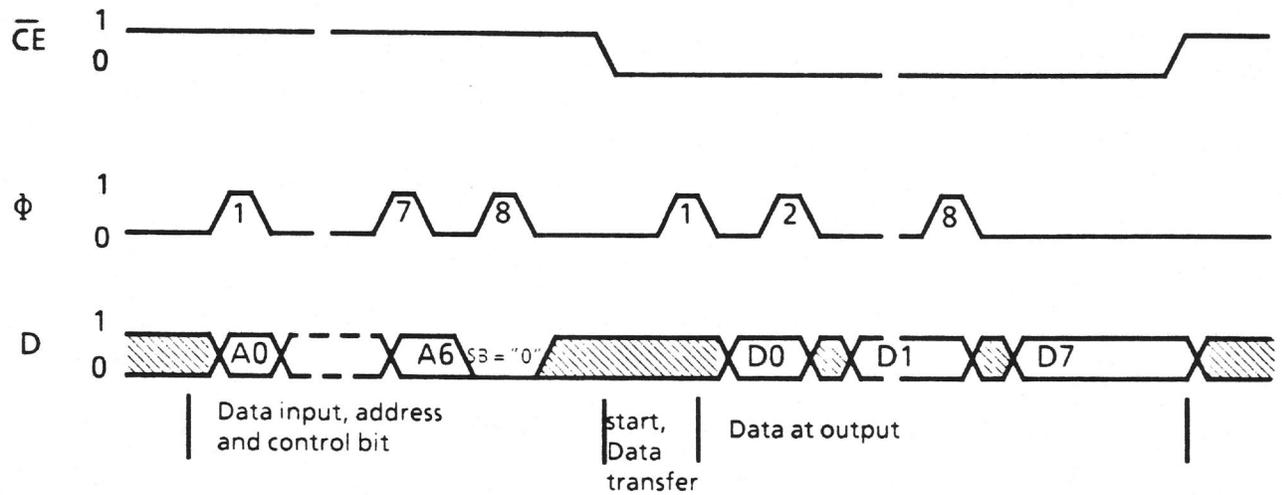


Fig. 2: Reprogramming cycle (1 Kbit E<sup>2</sup>PROM)

